

**T.C.
MİLLÎ EĞİTİM BAKANLIĞI**

BİLİŞİM TEKNOLOJİLERİ

TÜMLEŞİK DEVRELER

Ankara, 2013

- Bu modül, mesleki ve teknik eğitim okul/kurumlarında uygulanan Çerçeve Öğretim Programlarında yer alan yeterlikleri kazandırmaya yönelik olarak öğrencilere rehberlik etmek amacıyla hazırlanmış bireysel öğrenme materyalidir.
- Millî Eğitim Bakanlığınca ücretsiz olarak verilmiştir.
- **PARA İLE SATILMAZ.**

İÇİNDEKİLER

AÇIKLAMALAR	iii
GİRİŞ	1
ÖĞRENME FAALİYETİ-1	2
1. KODLAMA VE KODLAYICILAR	2
1.1. Sayısal Kod Sistemleri	2
1.1.1. BCD (Binary Coded Decimal- 8421) Kodu	3
1.1.2. Oktal (Sekizli) Kod (Octal Code- BCO)	4
1.1.3. Hekzadesimal Kod (Hexadecimal Code- BCH).....	5
1.1.4. Üç- Fazlalık Kod (Excess- three code , Xs-3 code)	6
1.1.5. Parity (Eşlik) Kod (Hata Düzeltme Kodu)	7
1.1.6. Gray Kod	8
1.2. Kod Çeviriler (Code Convertor) ve Entegreleri	10
1.2.1. Kod Çeviriciler	10
1.2.2. BCD' den Binary' e Kod Çevirici (74184).....	10
1.2.3. Binary'den BCD'ye Kod Çevirici (74185)	13
1.2.4. Yedi Parçalı LED Göstergeli Kod Çevirici (Seven Segment Display) ...	17
1.3. Kodlayıcılar (Encoder).....	25
1.3.1. Lojik Prob.....	25
1.3.2. Kodlayıcılar (Encoder) ve Entegreleri	28
1.3.2.3. Decimal' den BCD' ye Kodlayıcı (74147)	29
UYGULAMA FAALİYETİ	39
ÖLÇME VE DEĞERLENDİRME	40
ÖĞRENME FAALİYETİ-2	42
2. KOD ÇÖZÜCÜLER (DECODER).....	42
2.1. Kod Çözücüler ve Entegreleri	42
2.1.1. Kod Çözücüler (Decoder)	42
2.1.2. İki Dört Dört Kod Çözücü (2 Girişli 4 Çıkışlı Çözücü - 74155)	42
2.1.3. BCD Kod Çözücü (7445).....	44
2.1.4. Binary' den Hexadecimal'e Kod Çözücü.....	46
UYGULAMA FAALİYETİ	49
ÖLÇME VE DEĞERLENDİRME	50
ÖĞRENME FAALİYETİ-3	51
3. ÇOKLAYICILAR (MULTİPLEXER).....	51
3.1. Çoklayıcılar (mux)	51
3.2. Dörtten Bire Çoklayıcı (4*1 - 74153)	51
3.3. Sekizden Bire Çoklayıcı (8*1 - 74151, 74152).....	54
3.4. On Altıdan Bire Çoklayıcı (16*1 - 74150)	56
3.5. Zaman Bölüşümlü Çoklayıcı (TDM).....	59
UYGULAMA FAALİYETİ	60
ÖLÇME VE DEĞERLENDİRME	61
ÖĞRENME FAALİYETİ-4	62
4. AZALTICILAR (DEMULTİPLEXER).....	62
4.1. Azaltıcılar (Demux)	62
4.2. Birden Dört Azaltıcı (1*4 - 74139)	62

4.3. Birden Sekize Azaltıcı (1*8 - 74138).....	65
4.4. Birden On Altıya Azaltıcı (1*16 - 74154)	67
4.5. Zaman Bölüşümlü Azaltıcı	70
UYGULAMA FAALİYETİ	71
ÖLÇME VE DEĞERLENDİRME	72
MODÜL DEĞERLENDİRME	73
CEVAP ANAHTARLARI	75
KAYNAKÇA	77

AÇIKLAMALAR

ALAN	Bilişim Teknolojileri
DAL/MESLEK	Bilgisayar Teknik Servis
MODÜLÜN ADI	Tümleşik Devreler
MODÜLÜN TANIMI	Kodlayıcı uygulamaları, Kod çözücü, Multiplexer ve Demultiplexer uygulamaları yapabilme becerilerinin kazandırıldığı bir öğrenme materyalidir.
SÜRE	40/32
ÖN KOŞUL	Bu modülün ön koşulu yoktur.
YETERLİK	Tümleşik devreler ile çalışma yapmak
MODÜLÜN AMACI	Genel Amaç Bu modül ile gerekli ortam sağlandığında; tümleşik devre uygulamalarını yapabileceksiniz. Amaçlar <ol style="list-style-type: none">1. Kodlayıcı uygulamaları yapabileceksiniz.2. Kod çözücü uygulamaları yapabileceksiniz.3. Multiplexer uygulamaları yapabileceksiniz.4. Demultiplexer uygulamaları yapabileceksiniz.
EĞİTİM ÖĞRETİM ORTAMLARI VE DONANIMLARI	Ortam: Elektronik Uygulamaları Laboratuvarı Donanım: Elektronik devre elemanları, Projeksiyon, bilgisayar, ölçü aletleri, osiloskop, sinyal jeneratörü, DC güç kaynağı, kodlayıcı entegreleri, kapı entegreleri, elektronik malzemeler, malzeme çantası
ÖLÇME VE DEĞERLENDİRME	Modül içinde yer alan her öğrenme faaliyetinden sonra verilen ölçme araçları ile kendinizi değerlendireceksiniz. Öğretmen, modül sonunda yazılı ve uygulamalı sınav yaparak modül uygulamaları ile kazandığınız bilgi ve becerileri ölçerek sizi değerlendirecektir.

GİRİŞ

Sevgili Öğrenci,

Tümleşik devre kavramı, entegre devre kavramı yerine kullanılmaktadır. Elektronik devrelerin küçülmesi ve daha kullanışlı hâle gelmesine çok büyük katkıda bulunmuş ve böylece bilgisayarların bugünkü hâline gelmesinde etkili olmuştur.

Bu modülde tümleşik devrelerin bizim modülümüzle ilgili olan çeşitlerini göreceğiz. Dijital sistemlerde kullanılan temel yapılar hakkında bilgiler edinecek ve uygulamalar yapacaksınız.

Modülde ilk olarak kod kavramı, kod sistemleri ve kodlar arasındaki dönüşüm üzerine bilgi edineceksiniz. Kodlama, güncel olarak bilinen şifrelemeye benzemektedir. Farklı sistemlerin ürettiği dijital bilgiler arasında dönüşüm yapma ihtiyacından ortaya çıkmıştır. Burada dijital bilgilerin temeli ikili (binary) sayı sistemidir. Tümleşik devreler, temel olarak kodlayıcı ve kod çözücü olarak iki gruba ayrılabilir.

Modülde son olarak çoklayıcı ve azaltıcı sistemler anlatılmıştır. Bu sistemlerle haberleşme teknolojilerinde, tek hat üzerinde birden fazla bilgi gönderme amacına hizmet eder. Girişteki bilgilerden istenilen seçilir ve çıkışa aktarılır.

ÖĞRENME FAALİYETİ-1

AMAÇ

Kodlama kavramını ve sayısal sistemlerde kullanılan kodları öğreneceksiniz. Kod çevirici ve kodlayıcı tümleşik devreleri tanıyıp, gerektiği zaman ihtiyacına uygun tümleşik devreyi seçip, seçtiğiniz tümleşik devrelerle ilgili uygulamaları yapabileceksiniz.

ARAŞTIRMA

- Günlük hayatınızda karşılaştığınız kodlar nelerdir?
- Kodlara ve kodlamaya neden ihtiyaç duyarız?
- ASCII kodu ne işe yarar?
- Neden değişik kodlar kullanılmaktadır.
- Piyasadaki **kod çevirici tümleşik devreler** nelerdir? Araştırınız.
- Piyasadaki **kodlayıcı tümleşik devreler** nelerdir? Araştırınız.
- Kodlayıcıların (encoder) kullanım alanlarını araştırınız.
- Bulduğunuz tümleşik devrelerin bilgi sayfalarını* araştırınız.

* *Bilgi sayfaları, Data Sheet kavramının karşılığı olarak kullanılmaktadır. Data Sheetler internet üzerinden indirilen ve genellikle PDF uzantılı dosyalardır. Üretici firmalar tarafından elektronik devre elemanları hakkında ayrıntılı bilgi vermek amacıyla sunulur.*

1. KODLAMA VE KODLAYICILAR

1.1. Sayısal Kod Sistemleri

Dijital elektronikte yapılan işlemleri kolaylaştırmak ve hata oranlarını azaltmak amacıyla kodlar kullanılır.

Kodlama, iki küme elemanları arasında karşılığı kesin olarak belirtilen kurallar bütünüdür. Diğer bir şekilde ifade edilirse, görünebilen, okunabilen, yazı, sayı ve işaretlerin değiştirilmesi işlemine “kodlama” denir.

Sayısal sistemler için oluşturulmuş birçok farklı kod vardır ve her biri tasarlanmış oldukları işler için en ideal çözümleri sunmaktadır.

Günlük yaşamımızda en çok kullanılan sistem onluk (decimal) sayı sistemidir. Bundan dolayı bilgisayarlara verilen bilgiler, onlu sistemdedir. Bilgisayarların verilen onluk

sistemdeki bilgileri algılaması için her bir verinin sekizli gruplar hâlinde ikilik sisteme çevrilmesi gerekir.

Her uygulama için ikilik sistemdeki sayılarla çalışmak fazla basamak sayıları yüzünden işlemleri zorlaştırmakta ve yüksek hata olasılığını artırmaktadır. Bu tarz sorunların çözülmesinde farklı sayı kodları, sayısal tasarımcılara daha kullanışlı çözümler sunmaktadır.

Kod sistemleri sayısal ve alfasayısal olarak ikiye ayrılmaktadır. Bu faaliyette sayısal kodlardan sayısal sistemlerde en çok kullanılanları anlatılacaktır.

1.1.1. BCD (Binary Coded Decimal- 8421) Kodu

BCD; onluk sistemin ikilik sisteme kodlanmasıdır. 0 ile 9 arasındaki onluk (decimal) sistemdeki rakamların 4 bit binary olarak (ikilik sistemde) ifade edilmesidir. BCD kodunun tablosu tablo 1.1’de verilmiştir.

DESİMAL	BCD(8421)
0	0000
1	0001
2	0010
3	0011
4	0100
5	0101
6	0110
7	0111
8	1000
9	1001

Tablo 1.1: Decimal BCD(8421) kod karşılığı

Burada 8421 ifadesi, ikili sistemdeki basamak değerlerini ($2^3 2^2 2^1 2^0$) göstermektedir.

- **Decimal → BCD dönüşümü:** İki veya daha fazla basamaktan oluşan decimal sayılar için tek basamaklı decimal sayıların binary kodları yan yana konur.

Örnek: $(23)_{10}$ desimal sayısının BCD karşılığını bulunuz.

$$(23)_{10} \Rightarrow (2)_{10} = (0010)_{BCD} \text{ ve } (3)_{10} = (0011)_{BCD}$$

$$\Rightarrow (23)_{10} = (0010 \ 0011)_{BCD}$$

Bu kodlamanın en yüksek basamak ağırlığı (2^3) 8, üçüncü basamak (2^2) 4, ikinci basamak (2^1) 2 ve en düşük basamak ağırlığı (2^0) 1 olarak belirlenmiştir ve bu kodlama her bir onluk sistemdeki (decimal) sayının dört bitlik karşılığı yazılarak tamamlanır.

- **BCD → Decimal dönüşümü:** BCD sayı 4’ er bitlik gruplara ayrılır ve her grubun decimal karşılığı yan yana yazılır.

Örnek: $(0001\ 1001\ 0010)_{BCD}$ BCD sayısının Decimal karşılığını bulunuz.

$$(0001\ 1001\ 0010)_{BCD} = (?)_{10}$$

Dönüştürme işlemi her bir dört bitlik BCD rakamın onluk sistemdeki (Decimal) karşılığı yazılarak bulunur;

$$\begin{array}{ccc} 0001 & 1001 & 0010 \\ (1) & (9) & (2) \\ (0001 & 1001 & 0010)_{BCD} = (192)_{10} \end{array}$$

1.1.2. Oktal (Sekizli) Kod (Octal Code- BCO)

Bu kod ikilik sisteme kodlanmış sekizlik sistem (Binary Coded Octal-BCO) olarak da bilinir.

Oktal (sekizli) kodun tabanı sekiz olup, bu kod 0, 1, 2, 3, 4, 5, 6, 7 rakamları kullanılarak temsil edilir.

- **Oktal → BCO dönüşümü:** 0 ile 7 arasındaki oktal (sekizli) rakamlar, 3 bit binary olarak (ikilik sistemde) ifade edilir. İki veya daha fazla basamaktan oluşan oktal sayılar için tek basamaklı oktal sayıların binary kodları yan yana konur.

Örnek: $(47)_8$ Oktal sayısının BCO kod karşılığını bulunuz.

$$(47)_8 = (?)_{BCO}$$

$$\begin{array}{cc} \underline{4} & \underline{7} \\ (100) & (111) \end{array}$$

$$(47)_8 = (100\ 111)_{BCO}$$

- **BCO → Oktal dönüşümü:** Dönüştürme işlemi her bir dört bitlik BCO sayının Oktal karşılığı yazılarak yapılır.

Örnek: $(101\ 001\ 110)_{BCO}$ sayısının Oktal karşılığını bulunuz.

$$(101\ 001\ 110)_{BCO} = (?)_8$$

$$\begin{array}{ccc} 101 & 001 & 110 \\ (5) & (1) & (6) \end{array}$$

$$(101\ 001\ 110)_{BCO} = (516)_8$$

Bazı oktal sayıların BCO karşılığı tablo 1.2' de gösterilmiştir.

OKTAL	BCO	BİNARY
0	000	0000
1	001	0001
2	010	0010
3	011	0011
4	100	0100
5	101	0101
6	110	0110
7	111	0111
10	001 000	1000
11	001 001	1001
12	001 010	1010
13	001 011	1011
14	001 100	1100
15	001 101	1101
16	001 110	1110
17	001 111	1111

Tablo 1.2: Oktal – BCO - Binary - kod karşılığı

1.1.3. Hekzadesimal Kod (Hexadecimal Code- BCH)

Hekzadesimal (On altılı) sayı sisteminin tabanı 16'dır. Bu sayı sistemi diğerlerine göre farklılık gösterir. Bu kodlamada hexadecimal (on altılık sistemdeki) rakamlar ve sistemde tanımlı harfler, binary olarak (ikili sistemde) ifade edilir. 0'dan 9'a kadar rakamlar kendileriyle, 10'dan 15'e kadar olan rakamlar ise sırayla A'dan F'ye kadar olan harfler ile temsil edilir. Tablo 1.3' te 0 - 15 arası hegzadesimal (on altılı sayı sistemi) sayıların BCH karşılıkları görülmektedir

HEGZADESİMAL	BCH	BİNARY
0	0000	0000
1	0001	0001
2	0010	0010
3	0011	0011
4	0100	0100
5	0101	0101
6	0110	0110
7	0111	0111
8	1000	1000
9	1001	1001
A	1010	1010
B	1011	1011
C	1100	1100
D	1101	1101
E	1110	1110
F	1111	1111

Tablo 1.3: Hekzadesimal (on altılı sayı sistemi) – BCH – Binary (ikili sayı sistemi) kod karşılıkları

- **Hekzadesimal → BCH dönüşümü:** İki veya daha fazla basamaktan oluşan hegzadesimal sayılar için tek basamaklı hegzadesimal sayıların binary kodları yan yana konur.

Örnek: $(5B)_{16}$ Hekzadesimal sayının BCH kod karşılığını bulunuz.

$$(5B)_{16} = (?)_{\text{BCH}}$$

$$\begin{array}{cc} \underline{5} & \underline{B} \\ (0101) & (1011) \end{array}$$

$$(5B)_{16} = (0101 1011)_{\text{BCH}}$$

- **BCH → Hekzadesimal dönüşümü:** Dönüştürme işlemi her bir dört bitlik BCH rakamın hegzadesimal karşılığı yazılarak yapılır.

Örnek: Aşağıda verilen BCH sayının Hekzadesimal karşılığını bulunuz.

$$(1111 1001 0111)_{\text{BCH}} = (?)_{16}$$

$$\begin{array}{ccc} 1111 & 1001 & 0111 \\ (F) & (9) & (7) \end{array}$$

$$(1111 1001 0111)_{\text{BCH}} = (F97)_{16}$$

1.1.4. Üç- Fazlalık Kod (Excess- three code , Xs-3 code)

Üç fazlalık kodu, üç-ilave kod olarak bilinir. Bu kod, BCD kodu ile ilgilidir ve belirli aritmetik işlemlerde işlem kolaylığı nedeniyle BCD kodu yerine kullanılır. Decimal sayıların BCD kod karşılıklarına $3 = (0011)_2$ eklenerek elde edilir. Tam tersi kod dönüşümü istenirse verilen her bir sayıdan üç çıkartılması gerekir.

Bu kodlama bazı aritmetik işlemlerde kolaylık sağlamasına rağmen tümleyen almadaki güçlükleri kullanımda azalmasına yol açmıştır. Tablo 1.4'te onluk sistemdeki rakamların (decimal code) ve BCD kodun, 3 ilave kod karşılıkları verilmiştir.

DESİMAL	BCD	3 FAZLALIK
0	0000	0011
1	0001	0100
2	0010	0101
3	0011	0110
4	0100	0111
5	0101	1000
6	0110	1001
7	0111	1010
8	1000	1011
9	1001	1100

Tablo 1.4: Decimal - BCD(8421) – 3-ilave kod karşılığı

Örnek 1: Aşağıda verilen onluk sistemdeki (Decimal) sayının 3-ilave kod karşılığını bulunuz.

$$(59)_{10} = (?)_{+3}$$

Not: Aynı soru $(59)_{10} = (?)_{Xs-3 \text{ code}}$ olarakta gösterilebilir.

Dönüştürme işlemi her bir onluk sistemdeki (decimal) rakamın dört bitlik BCD karşılığı yazıldıktan ve her bir sayıya 3 (0011) ilave edildikten sonra bulunabileceği gibi, onluk sistemdeki her bir sayıya üç eklenip en son yeni elde edilen her bir sayıyı BCD'ye çevirirerek de yapılabilir.

$$\begin{array}{r} (59) = \quad 0101 \quad 1001 \\ + \quad 0011 \quad 0011 \\ \hline \quad 1000 \quad 1100 \end{array}$$

5+3= 8 sekizin ikili sistemdeki karşılığı 1000'dır. 9+3=12 on ikinin ikili sistemdeki karşılığı 1100'dır.

1.1.5. Parity (Eşlik) Kod (Hata Düzeltme Kodu)

Sayısal sistemler birbirleri ile haberleşirken bilginin değişmesi oldukça sık karşılaşılan bir durumdur. Bilgi değişimlerini kontrol edebilmek ve gönderilen bilginin doğruluğunu sağlamak amacı ile Parity (Hata Tespit) kodları ortaya çıkmıştır.

Veriye özel bir bit ekleme yöntemi ile veri kontrolü sağlanabilir. Fazladan eklenen eşlik biti (parity bit) verilen kod kelimesindeki hatanın bulunmasını sağlayacaktır.

Bu yöntemde hataların ortaya çıkarılması amacıyla BCD kodlu sayının sağındaki veya solundaki basamağa 'eşlik biti' (parity bit) eklenir.

Gönderilecek bilginin içindeki 1 ya da 0' ların tek mi çift mi olduğuna göre eşlik biti değer alır. Eşlik biti; tek eşlik ve çift eşlik biti olmak üzere iki türdür.

Çift eşlik yöntemi: Gönderilecek bilgidaki “1” bilgisinin sayısı çift ise (eşlik biti dahil değil) çift eşlik biti “0” sıfır, tekse çift eşlik biti bir “1” olur.

Tek eşlik yöntemi: Gönderilecek bilgidaki “1” bilgisinin sayısı çift ise (eşlik biti dahil değil) tek eşlik biti “1” bir, tekse çift eşlik biti “0” sıfır olur.

Bu kod ile ilgili olarak unutulmaması gereken en önemli nokta, bu kodun sadece hatayı tespit edebilmesidir. Bu kod, hatayı düzeltmez.

DESİMAL	GÖNDERİLECEK BİLGİ	ÇİFT EŞLİK BİTİ	TEK EŞLİK BİTİ
0	0000	0	1
1	0001	1	0
2	0010	1	0
3	0011	0	1
4	0100	1	0
5	0101	0	1
6	0110	0	1
7	0111	1	0
8	1000	1	0
9	1001	0	1
10	1010	1	0
11	1011	1	0
12	1100	0	1
13	1101	1	0
14	1110	1	0
15	1111	0	1

Tablo 1.5: Binary ve parity kod karşılığı

1.1.6. Gray Kod

Minimum değişimli kodlar sınıfında yer alan **gray** kodunda sayılar arasındaki geçişte sadece bir bit değişir.

Gray kodlama yöntemi, basamak ağırlığı olmayan bir kodlama yöntemidir. Basamak ağırlığının olmaması, her bir basamaktaki sayıların basamak ağırlıklarına göre karşılığının olmamasıdır. Basamak ağırlığı olmadığından aritmetik işlemlerde kullanılması mümkün değildir. Ancak hatayı azalttığından özellikle Analog-Sayısal dönüştürücülerde, bilgisayar kontrollü cihazlarda oldukça tercih edilen bir kodlamadır.

Binary Sayıların Gray Koduna Çevrilmesi 1. Yöntem:

- Binary olarak verilen ilk bit aşağıya indirilir.
- İlk bit ile ikinci bitin toplamı aşağıdaki bitin sağ tarafına yazılır.
- İkinci bit ile üçüncü bitin toplamı aşağıdaki diğer bitlerin sağına yazılır.
- Bitler bitene kadar iki bitin toplamı sağ bitin altına gelecek şekilde işleme devam edilir.

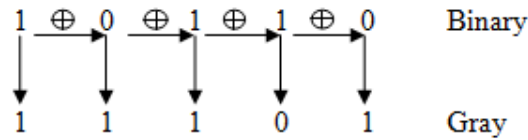
“Toplama işleminde $1+1=0$ olmalıdır”.

Binary Sayıların Gray Koduna Çevrilmesi 2. Yöntem:

- İkili sistemde verilen (binary) sayının en yüksek öncelikli bitinin (MSB)önüne (en soluna) “0” sıfır konur,
- En düşük öncelikli bitten (LSB)başlayarak her bit sol yanındaki bit ile kıyaslanmaya başlar
- Kıyaslanan iki bit birbirine eşit ise (her ikisi “1” ve ya “0”) gray kod hanesi “0” sıfır yazılır.
- Kıyaslanan iki bit birbirine eşit değil ise (biri “1” diğeri “0”) gray kod hanesi “1” bir yazılır.

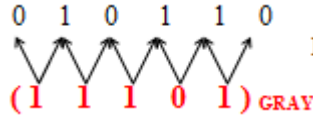
Örneğin;

(10110) ikili sistemdeki (binary) sayısının 1. yönteme göre çözümü:



$$(10110)_2 = (11101)_{\text{GRAY}}$$

(10110) ikili sistemdeki (binary) sayısının 2. yönteme göre çözümü:

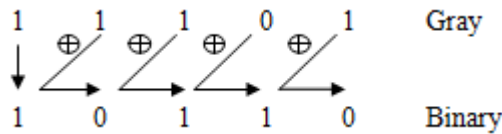


Birinci adım olarak en sola sıfır eklendi. Karşılaştırmalar yapıp sonuç bulunur. Gray Kodunun Binary' ye Çevrilmesi

- Gray kodlu ifadedeki ilk bit aşağı indirilir.
- ikinci bit ile aşağıya indirilen ilk bitin toplamı aşağıya indirilen bitin yanına yazılır.
- Üçüncü bit, aşağıya indirilen ikinci bitle toplanır ve ikinci bitin yanına yazılır.
- Gray kodlu bitler bitene kadar işleme devam edilir.

Örneğin;

(11101) gray kodlu sayı için



$$(11101)_{\text{GRAY}} = (10110)_2$$

Aşağıdaki tablo 1.6'da decimal sayıların binary ve gray kod karşılıkları gözükmektedir.

DESIMAL	BİNARY	GRAY
0	0000	0000
1	0001	0001
2	0010	0011
3	0011	0010
4	0100	0110
5	0101	0111
6	0110	0101
7	0111	0100
8	1000	1100
9	1001	1101

Tablo 1. 6: Decimal binary gray kod karşılığı

1.2. Kod Çeviriler (Code Convertor) ve Entegreleri

1.2.1. Kod Çeviriciler

Kod çevirici, **Bileşimsel (Combinational)** devreler grubuna dahildir. Bileşimsel devrelerde giriş uçlarına uygulanan bilginin durumuna göre çıkıştan değişik bilgiler alınır. Her bir giriş değeri için belli bir çıkış durumu ortaya çıkar.

Kod çevirici, bir kodlama yönteminde ifade edilen bilgiyi, başka bir kodlama yöntemine çeviren lojik bir devredir. Örnek olarak, ikiliden BCD' ye ikiliden gray koda, gray koddan ikiliye ve BCD' den 7 parçalı göstergeye kod çevirmeler verilebilir. Hesap makinelerinde veya bilgisayarlarda kullanılan tuş takım / gösterge sistemi, kod çevirme işlemlerinin bir- kaçının bir arada yapıldığı düzenektir.

1.2.2. BCD' den Binary' e Kod Çevirici (74184)

Kodlayıcılara örnek olarak BCD' den Binary' e çevirme işlemi örnek verebiliriz. Bu uzun ve karmaşık işlemler bir tümleşik devre ile gerçekleştirilebilir. Şekil 1.1'de 74184 entegresi gözükmektedir. İlk şekil, bacak bağlantılarının ikincisi ise lojik olarak gösterimidir.

BCD, ikili kodlanmış onlu sistem demektir. Binary ikili sayı sistemdir. BCD' den direkt Binary' e çevirmek için önce sayı decimale(onlu sistem) çevrilir. Ondan sonra Binary' e çevrilir. Bir örnek verirsek;

Örnek: BCD olarak kodlanmış (1001 0111) sayısını Binary' e çeviriniz.

İlk önce sayı decimale çevrilir,

$$(1001\ 0111)_{\text{BCD}} \longrightarrow (97)_{10}$$

Daha sonra decimalden Binary' e çevrilir,

$$(97)_{10} \longrightarrow (1100001)_2$$

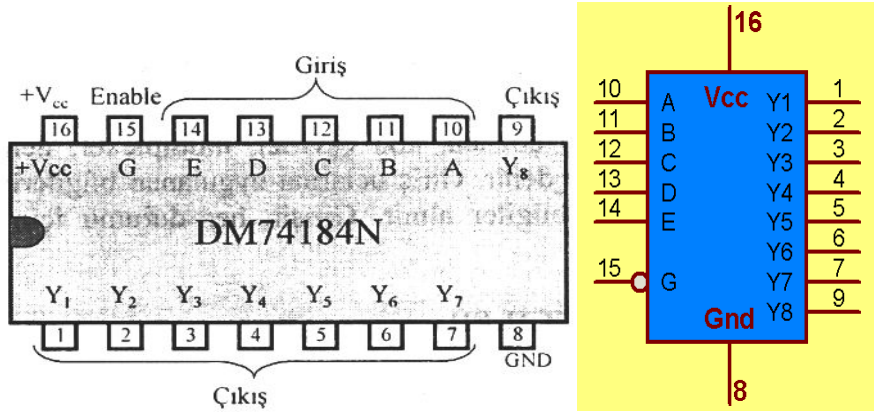
Sonuçta;

$$(1001\ 0111)_{BCD} = (1100001)_2$$

bulunur.

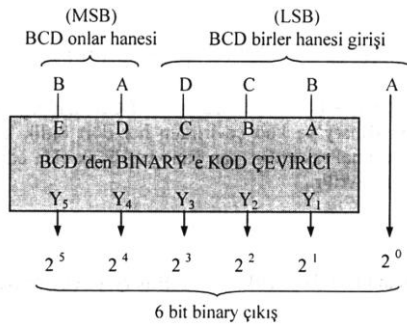
Örnekte görüldüğü üzere işlem karmaşıktır. Bu işlemi gerçekleştirmek için karmaşık bir lojik devre tasarlamak yerine 74184 kod çevirici entegresi kullanılabilir.

Not: Bu ve bundan sonra konulardaki entegreleri kullanabilmek için özelliklerinin iyi bilinmesi gerekir. Ayrıntılı özellikler üretici firmaların internet üzerinden yayınladıkları data sheet'ler (bilgi sayfaları) üzerinde öğrenilebilir. <http://www.alldatasheet.com> sitesi bu konuda oldukça faydalıdır.



Şekil 1.1: 74184 Entegresi bacak bağlantıları ve lojik gösterimi

Kod çevirici entegre devrelerde G ucuyla gösterilen yetkilendirme (etkinleştirme-enable) ucu vardır. Devrenin istenilen çalışmayı sağlaması için bu uç $G = \text{Lojik } 0$ (Şase) yapılmalıdır. Eğer Lojik 1 yapılırsa çıkışların hepsi Lojik 1 olur. Devrenin besleme gerilimi $V_{cc} = 5V$ (Entegreler TTL olduğundan) olmalıdır.



Şekil 1.2: 6 Bitlik BCD koddan binary koda çevirici blok gösterimi

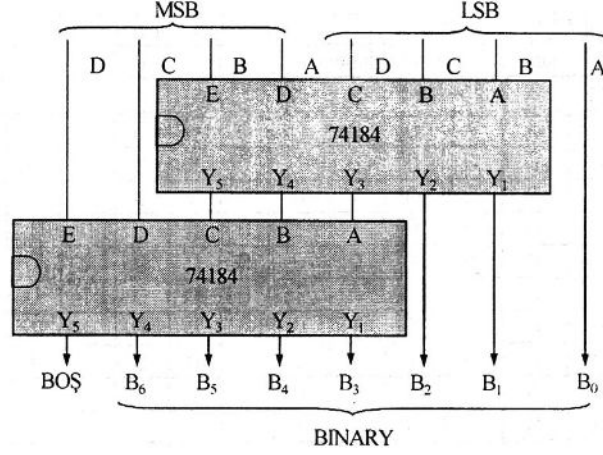
Şekil 1.2 İncelenirse en düşük değerli(LSB)bit girişinin (A), çıkışa en düşük değerli bit (2^0) olarak doğrudan bağlandığı görülmektedir. Böylece fazladan bir bit daha elde edilir. Girişin birler hanesi dört bit olduğundan dolayı 0 ile 9 arasındaki BCD sayıları ifade etmek için yeterlidir. Onlar hanesi ise iki bit olduğu için ancak 0 ile 3 arasındaki BCD sayılar yazılabilir. Tablo 1.7' de 74184 entegresi için doğruluk tablosu verilmiştir.

DESİMAL	GİRİŞ UÇLARI (BCD)						ÇIKIŞ UÇLARI (BINARY)					
	ONLAR HANESİ		BİRLER HANESİ				2^3	2^4	2^3	2^2	2^1	2^0
	B	A	D	C	B	A	Y_5	Y_4	Y_3	Y_2	Y_1	Y_0
0	0	0	0	0	0	0	0	0	0	0	0	0
1	0	0	0	0	0	1	0	0	0	0	0	1
2	0	0	0	0	1	0	0	0	0	0	1	0
3	0	0	0	0	1	1	0	0	0	0	1	1
4	0	0	0	1	0	0	0	0	0	1	0	0
5	0	0	0	1	0	1	0	0	0	1	0	1
6	0	0	0	1	1	0	0	0	0	1	1	0
7	0	0	0	1	1	1	0	0	0	1	1	1
8	0	0	1	0	0	0	0	0	1	0	0	0
9	0	0	1	0	0	1	0	0	1	0	0	1
10	0	1	0	0	0	0	0	0	1	0	1	0
11	0	1	0	0	0	1	0	0	1	0	1	1
12	0	1	0	0	1	0	0	0	1	1	0	0
13	0	1	0	0	1	1	0	0	1	1	0	1
14	0	1	0	1	0	0	0	0	1	1	1	0
15	0	1	0	1	0	1	0	0	1	1	1	1
16	0	1	0	1	1	0	0	1	0	0	0	0
17	0	1	0	1	1	1	0	1	0	0	0	1
18	0	1	1	0	0	0	0	1	0	0	1	0
19	0	1	1	0	0	1	0	1	0	0	1	1
20	1	0	0	0	0	0	0	1	0	1	0	0
21	1	0	0	0	0	1	0	1	0	1	0	1
22	1	0	0	0	1	0	0	1	0	1	1	0
23	1	0	0	0	1	1	0	1	0	1	1	1
24	1	0	0	1	0	0	0	1	1	0	0	0
25	1	0	0	1	0	1	0	1	1	0	0	1
26	1	0	0	1	1	0	0	1	1	0	1	0
27	1	0	0	1	1	1	0	1	1	0	1	1
28	1	0	1	0	0	0	0	1	1	1	0	0
29	1	0	1	0	0	1	0	1	1	1	0	1
30	1	1	0	0	0	0	0	1	1	1	1	0
31	1	1	0	0	0	1	0	1	1	1	1	1
32	1	1	0	0	1	0	1	0	0	0	0	0
33	1	1	0	0	1	1	1	0	0	0	0	1
34	1	1	0	1	0	0	1	0	0	0	1	0
35	1	1	0	1	0	1	1	0	0	0	1	1
36	1	1	0	1	1	0	1	0	0	1	0	0
37	1	1	0	1	1	1	1	0	0	1	0	1
38	1	1	1	0	0	0	1	0	0	1	1	0
39	1	1	1	0	0	1	1	0	0	1	1	1

Tablo 1.7: 74184 Entegresi çevirici devresi doğruluk tablosu

74184 entegresinde giriş en fazla $(39)_{10} = (11\ 1001)_{BCD}$ sayısı girilebilir. Bu durumda çıkış ise $(100111)_2$ olur. Bu çıkış bilgisini göstermek için ise 6 bit yeterlidir. Entegrenin Y_6 ,

Y_7, Y_8 uçları boş bırakılır. Eğer girilebilecek sayı büyütülmek istenirse şekil 1.3'teki entegre bağlantıları gerçekleştirilebilir.



Şekil 1.3: 8 Bitlik BCD koddan binary koda çevirici blok gösterimi

Şekil 1.3'te 8 bit BCD koddan 7 bitlik binary kod elde eden bir çevirici devresi görülmektedir. Burada tek bir entegre yeterli olmadığı için iki entegre kullanılmıştır. Buradaki MSD en büyük basamak değerinin LSD ise en küçük basamak değerini gösterir. İkinci entegrenin Y_5, Y_6, Y_7, Y_8 uçları gerek olmadığından boşta.

1.2.3. Binary'den BCD'ye Kod Çevirici (74185)

Binary sayı, BCD'ye çevrilmeden önce decimal sayıya çevrilir. Ondan sonra aynen daha önce BCD kod elde ederken yaptığımız gibi, her bir basamak için dört bitlik karşılıkları yazılarak BCD kod elde edilir. Örnek verecek olursak;

Örnek: Binary olarak verilen $(1000111)_2$ sayısını BCD koduna çeviriniz.

İlk önce sayı decimale çevrilir,

$$(1000111)_2 \longrightarrow (71)_{10}$$

Daha sonra decimalden BCD'ye çevrilir,

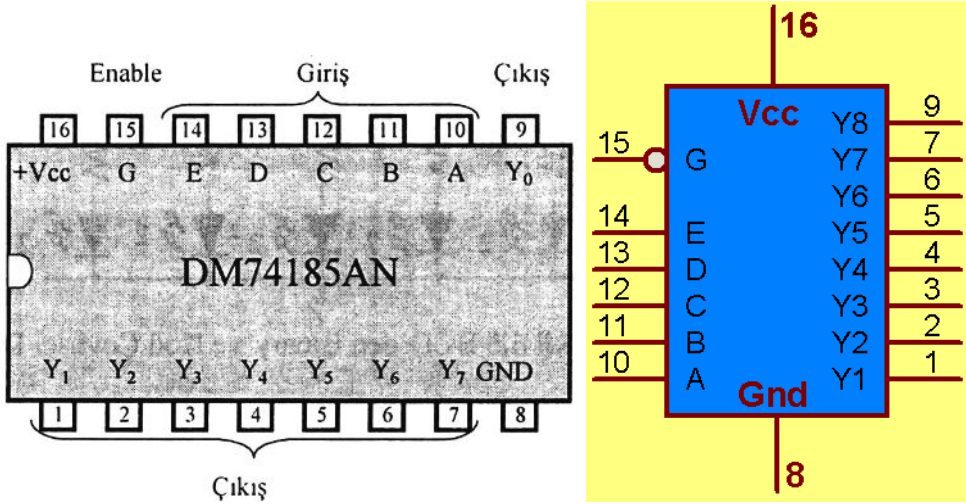
$$(71)_{10} \longrightarrow (0011 \ 0001)_{BCD}$$

Sonuçta;

$$(1000111)_2 = (0011 \ 0001)_{BCD}$$

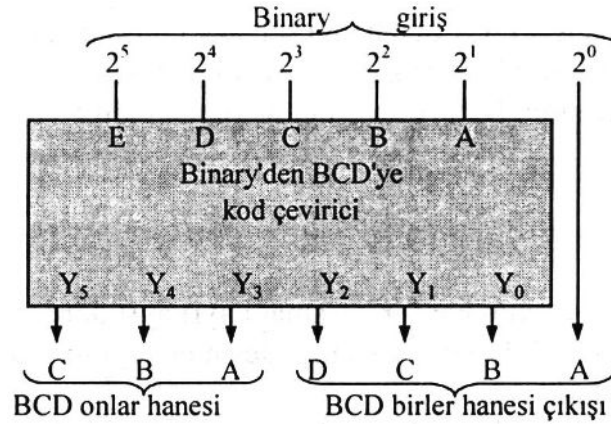
bulunur.

Şekil 1.5'te gözüken 74185 entegresi binary koddan BCD'ye çevirici olarak piyasada bulunmaktadır. Çalışma şartları (besleme ve yetki ucu) 74184 entegresi ile aynıdır.



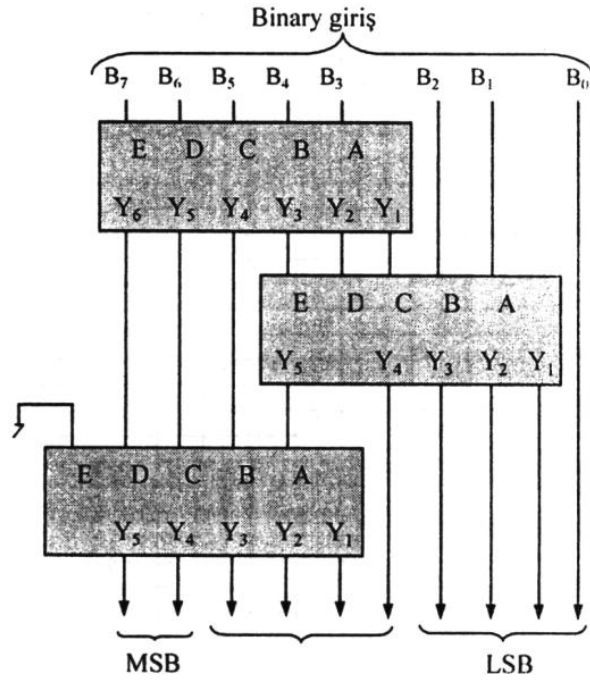
Şekil 1.5: 74185 entegresi bacak bağlantıları ve lojik gösterimi

Giriş, Binary ve 6 bitlidir. Alabileceği maksimum değer $(111111)_2 = (63)_{10}$ sayıdır ve bunu ifade edebilecek $(111\ 0011)_{BCD}$ BCD ifadesi için 7 bitlik çıkışı mevcuttur. Bu durumu gerçekleştirebilecek devrenin blok şeması şekil 1.6'da görülmektedir.



Şekil 1.6: 6 bit binary 7 bit BCD çevirici

Eğer bit sayısı artırılmak isteniyorsa Şekil 1.7'deki blok şemaya göre devre kurulmalıdır. Daha ayrıntılı bilgi için 74184 ve 74185 entegrelerinin bilgi sayfaları incelenebilir.

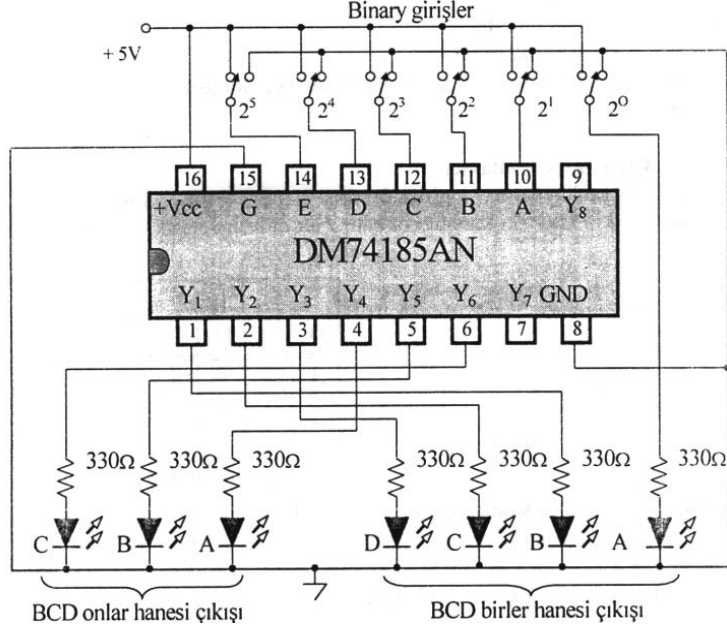


Şekil 1.7: 8 Bit binary 10 bit BCD çevirici

DESİMAL KARŞILIĞI	GİRİŞ(BINARY)						ÇIKIŞ(BCD)							
	2 ⁵	2 ⁴	2 ³	2 ²	2 ¹	2 ⁰	ONLAR			BİRLER				
							C	B	A	D	C	B	A	
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
1	0	0	0	0	0	1	0	0	0	0	0	0	0	1
2	0	0	0	0	1	0	0	0	0	0	0	0	1	0
3	0	0	0	0	1	1	0	0	0	0	0	0	1	1
4	0	0	0	1	0	0	0	0	0	0	0	1	0	0
5	0	0	0	1	0	1	0	0	0	0	0	1	0	1
6	0	0	0	1	1	0	0	0	0	0	0	1	1	0
7	0	0	0	1	1	1	0	0	0	0	0	1	1	1
8	0	0	1	0	0	0	0	0	0	0	1	0	0	0
9	0	0	1	0	0	1	0	0	0	0	1	0	0	1
10	0	0	1	0	1	0	0	0	1	0	0	0	0	0
11	0	0	1	0	1	1	0	0	0	1	0	0	0	1
12	0	0	1	1	0	0	0	0	1	0	0	0	1	0
13	0	0	1	1	0	1	0	0	1	0	0	0	1	1
14	0	0	1	1	1	0	0	0	1	0	1	0	0	0
15	0	0	1	1	1	1	0	0	1	0	1	1	0	1
16	0	1	0	0	0	0	0	0	1	0	1	1	1	0
17	0	1	0	0	0	1	0	0	1	0	1	1	1	1
18	0	1	0	0	1	0	0	0	1	1	0	0	0	0
19	0	1	0	0	1	1	0	0	1	1	0	0	0	1
20	0	1	0	1	0	0	0	1	0	0	0	0	0	0
21	0	1	0	1	0	1	0	1	0	0	0	0	0	1
22	0	1	0	1	1	0	0	1	0	0	0	0	1	0
23	0	1	0	1	1	1	0	1	0	0	0	0	1	1
24	0	1	1	0	0	0	0	1	0	0	1	0	0	0
25	0	1	1	0	0	1	0	1	0	0	1	0	0	1
26	0	1	1	0	1	0	0	1	0	0	1	1	0	0
27	0	1	1	0	1	1	0	1	0	0	1	1	1	1
28	0	1	1	1	0	0	0	1	0	1	0	0	0	0
29	0	1	1	1	0	1	0	1	0	1	0	0	0	1
30	0	1	1	1	1	0	0	1	1	0	0	0	0	0
31	0	1	1	1	1	1	0	1	1	0	0	0	0	1
32	1	0	0	0	0	0	0	1	1	0	0	0	1	0
33	1	0	0	0	0	1	0	1	1	0	0	1	1	1
34	1	0	0	0	1	0	0	1	1	0	1	0	0	0
35	1	0	0	0	1	1	0	1	1	0	1	0	1	1
36	1	0	0	1	0	0	0	1	1	0	1	1	0	0
37	1	0	0	1	0	1	0	1	1	0	1	1	1	1
38	1	0	0	1	1	0	0	1	1	1	0	0	0	0
39	1	0	0	1	1	1	0	1	1	1	0	0	0	1
40	1	0	1	0	0	0	1	0	0	0	0	0	0	0
41	1	0	1	0	0	1	1	0	0	0	0	0	0	1
42	1	0	1	0	1	0	1	0	0	0	0	1	0	0
43	1	0	1	0	1	1	1	0	0	0	0	0	1	1
44	1	0	1	1	0	0	1	0	0	0	1	0	0	0
45	1	0	1	1	0	1	1	0	0	0	1	0	0	1
46	1	0	1	1	1	0	1	0	0	0	1	1	1	0
47	1	0	1	1	1	1	1	0	0	0	1	1	1	1
48	1	1	0	0	0	0	1	0	0	1	0	0	0	0
49	1	1	0	0	0	1	1	0	0	1	0	0	0	1
50	1	1	0	0	1	0	1	0	1	0	0	0	0	0
51	1	1	0	0	1	1	1	0	1	0	0	0	0	1
52	1	1	0	1	0	0	1	0	1	0	0	1	0	0
53	1	1	0	1	0	1	1	0	1	0	0	0	1	1
54	1	1	0	1	1	0	1	0	1	0	1	0	0	0
55	1	1	1	1	1	1	1	0	1	0	1	0	0	1
56	1	1	1	0	0	0	1	0	1	0	1	1	1	0
57	1	1	1	0	0	1	1	0	1	0	1	1	1	1
58	1	1	1	0	1	0	1	0	1	1	0	0	0	0
59	1	1	1	0	1	1	1	0	1	1	0	0	0	1
60	1	1	1	1	0	0	1	1	0	0	0	0	0	0
61	1	1	1	1	0	1	1	1	0	0	0	0	0	1
62	1	1	1	1	1	0	1	1	0	0	0	0	1	0
63	1	1	1	1	1	1	1	1	0	0	0	0	1	1

Tablo 1.8: 74185 Entegresi kod çevirici doğruluk tablosu (6 bit için)

Şekil 1.8’ de 6 bitlik Binary’ i 7 bit BCD’ ye çevirecek örnek devre şeması verilmiştir.



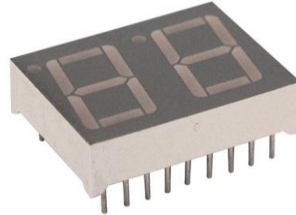
Şekil 1.8: 74185 Entegresi kod çevirici devresi

1.2.4. Yedi Parçalı LED Göstergeli Kod Çevirici (Seven Segment Display)

Şimdiye kadar olan çevirme işlemleri ikili sayı sistemleri ile yapılmaktaydı fakat bu sayıları bizim günlük hayatta alıştığımız şekilde göstermek için 7 parçalı led göstergeleri (7 segment display) kullanılır. Resim 1.1 ve 1.2’ de farklı display çeşitleri görünmektedir.



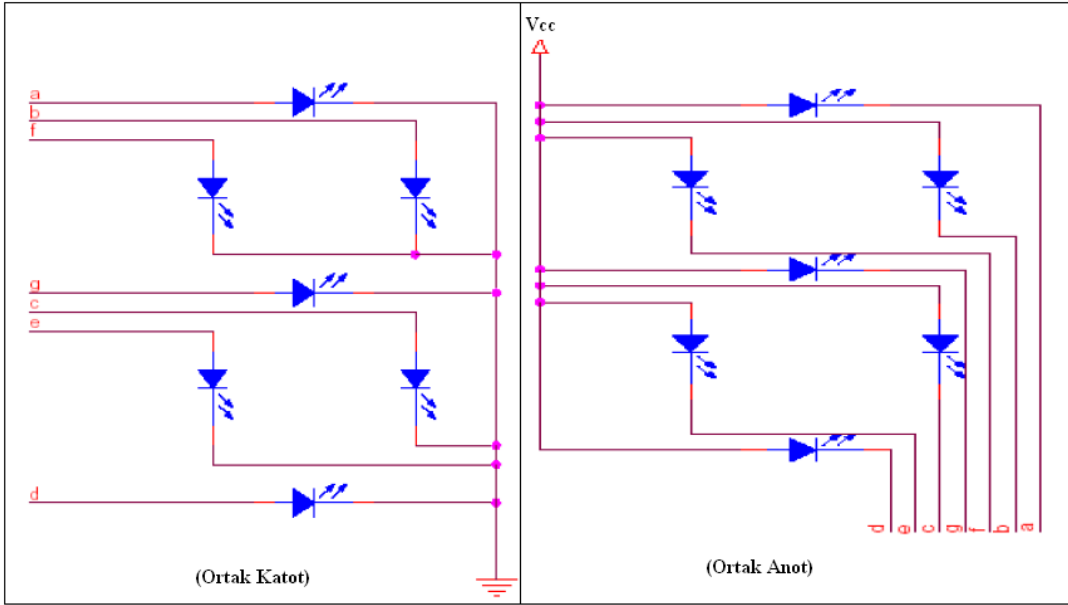
Resim 1.1: 7 Segment display (yedi parçalı gösterge)



Resim 1.2: 2’li 7 Segment display

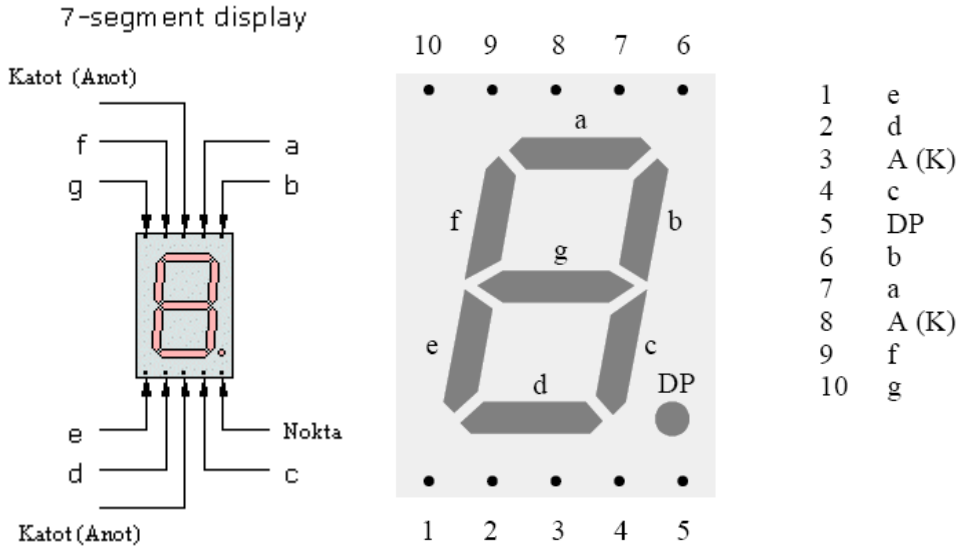
Sayısal göstergelerin birçoğu, 0-9 arasındaki rakamları ve bazen 16'lık sistemdeki a-f harflerini göstermek için 7 parçalı gösterge elemanını (7 segment display) kullanır. Yedi parçalı göstergeler, parçalardan her birisi üzerinden akım geçtiği zaman ışık yayacak şekilde özelliğe sahip (LED)malzemelerden yapılırlar. İçinden akım geçen parçalar ışık yayar ve oluşturulmak istenen şekil ortaya çıkar. Parçalar için gerekli sinyaller, uygun kod çözücü üzerinden elde edilir. Örneğin BCD'den 7 parçalı sisteme dönüştürme işi, 7446,7447 ve 4511 kod çözücü entegreleriyle yapılır.

Led'lerle yapılan göstergelerde her bir parça için bir adet led kullanılır. Parçalardaki ledler doğru yönde gerilim uygulandığında (anoda "+" katoda "-") ilgili led iletime geçerek ışık yayar. Şekil 1.9' da LED'lerin bağlantı şekilleri görülmektedir.



Şekil 1.9: Göstergenin iç yapısı

Yedi parçalı göstergeler, ortak katotlu (common cathode) veya ortak anotlu (common anode) olarak üretilir. İhtiyaca göre bu göstergelerden biri tercih edilir. LED'lerin katotları birleştirilirse ortak katotlu, anotları birleştirilirse Ortak Anotlu olarak isimlendirilir.



Şekil 1.10: Gösterge (Display) bacak bağlantıları

LED'lerin boşa kalan uçları ise dışarıya parça (segment) ucu olarak verilir. Bu uçlar a, b, c, d, e, f, g harflerinden biri ile isimlendirilir. Bu isimlendirme ve display'nin bacak bağlantıları şekil 1.10'da görülmektedir.

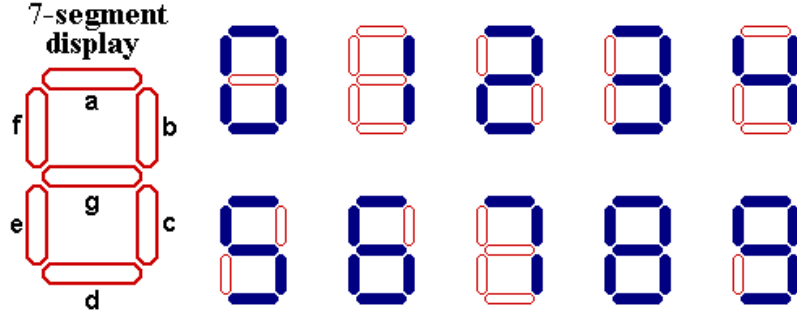
Display'in parça uçlarına seri bağlanan akım sınırlama dirençleri üzerinden uygun gerilimler verildiğinde ışık verir. Burada gerilimlerin bağlantı yönlerine dikkat edilmelidir.

Her girişi tek tek anahtarla kontrol ederek istenilen rakamı display ekranında elde etmek pratik bir çözüm değildir. Decimal rakamlara göre uygun çıkışlar veren bir kod çözücü tasarlanmalıdır.

DESİMAL KARŞILIĞI	GİRİŞ				ÇIKIŞ						
	D	C	B	A	a	b	c	d	e	f	g
0	0	0	0	0	1	1	1	1	1	1	0
1	0	0	0	1	0	1	1	0	0	0	0
2	0	0	1	0	1	1	0	1	1	0	1
3	0	0	1	1	1	1	1	1	0	1	1
4	0	1	0	0	0	1	1	0	0	1	1
5	0	1	0	1	1	0	1	1	0	1	1
6	0	1	1	0	1	0	1	1	1	1	1
7	0	1	1	1	1	1	1	0	0	0	0
8	1	0	0	0	1	1	1	1	1	1	1
9	1	0	0	1	1	1	1	0	0	1	1

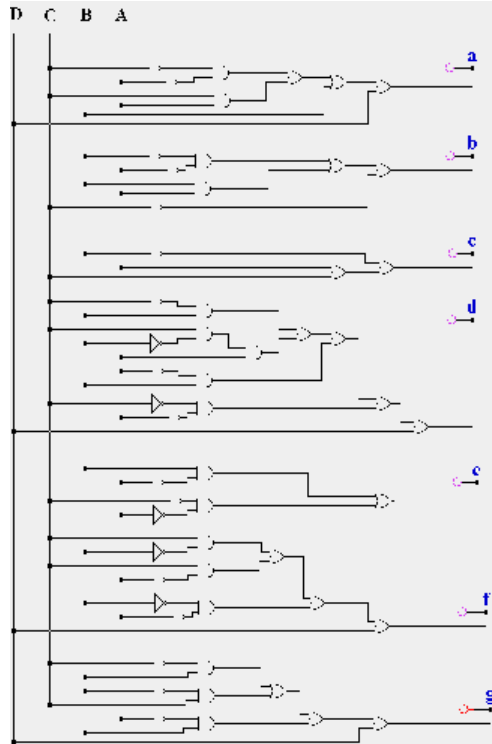
Tablo 1.9: Ortak katotlu 7 segment display doğruluk tablosu

Şekil 1.11’ de yedi parçalı göstergede decimal sayıların, uygun girişler uygulandığı takdirde, nasıl görüldüğü çizilmiştir.



Şekil 1.11: Gösterge üzerinde onluk sistemdeki sayıların gösterimi

Yedi parça display için tablo 1.9’da decimal girişi bilgisine göre çıkış değerleri verilmiştir. Tasarım yaparken bu tablo dikkate alınır. Yedi parça kod çözücü devre şekil 1.12’ deki lojik kapılarla dizayn edilir fakat burada gözüktüğü gibi bu karmaşık yapıyı devre dizaynlarında kullanmak pratik bir çözüm değildir. Bunun yerine bu amaç için üretilmiş entegreler tercih edilir.

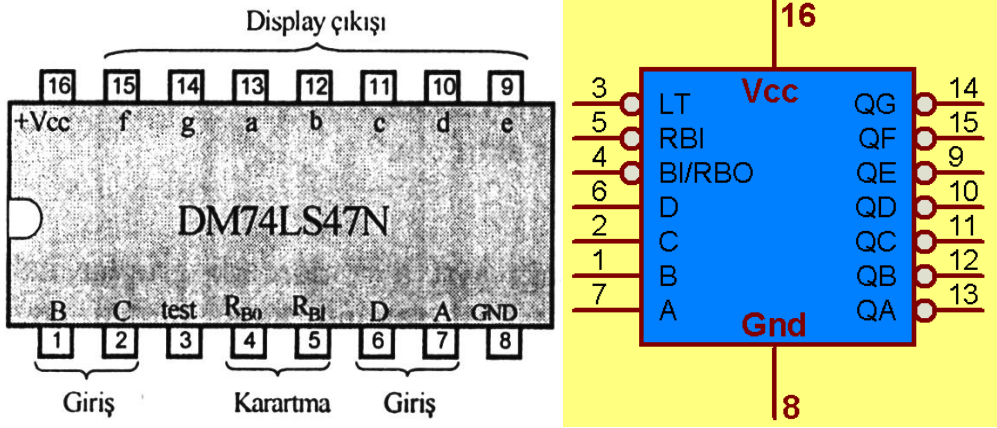


Şekil 1.12: 7 Segment kod çözücü lojik diyagramı

1.2.4.1. Ortak Anotlu Gösterge(7447)

Ortak anotlu göstergelerde tüm anotlar birleştirilerek doğrudan +Vcc' ye bağlanır. Parçalarda bulunan ledlerin katotları ise akım sınırlayıcı dirençler üzerinden (örneğin 220 veya 330 ohm) kod çözücü ve sürücü entegresinin (7447) uygun çıkışlarıyla bağlanır. Şekil 1.14'te görüldüğü gibi.

Şekil 1.14'teki gözükeceği üzere, ışık vermesi istenen ledin bağlı olduğu entegre çıkışı Lojik 0 yapılarak ledin ilettime geçmesi ve ışık yayması sağlanır. Bu durumda, entegre çıkışında uygun kombinasyonlar oluşturularak bütün rakamları görüntülemek mümkün olur. Burada dikkat edilecek diğer bir hususta entegre çıkışlarının normalde Lojik 1 olmasıdır. Şekil 1.13'te gösterilen 7447 entegresinin fonksiyon tablosu tablo 1.10'da görülmektedir.



Şekil 1.13: 7447 Entegresi (ortak anotlu display sürücüsü) bacak bağlantıları ve lojik gösterimi

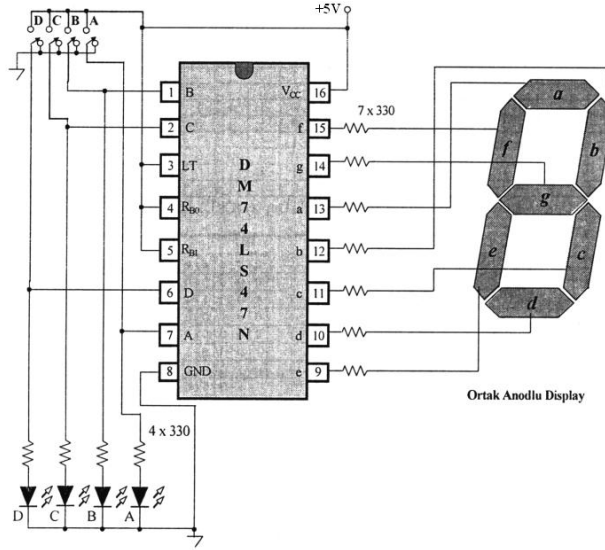
7447 entegresi BCD kod çözücü olduğu için 9 (1001)'dan sonraki sayılar girilmemelidir. Eğer girilirse displayde anlamsız şekiller görülür.

7447 entegresinde RB uçları(R_{BI} : Ripple-Blanking Input ve R_{BO} : Ripple-Blanking Output), display karartma uçlarıdır. 4 numaralı R_{BO} ucu '0' olduğunda göstergenin tüm parçaları söner. Bu nedenle çalışırken RB uçları 1 yapılmalıdır.

LT (Lamp test) ucu '0' yapılırsa girişlerden bağımsız olarak tüm parçalar yanar. Bu nedenle LT ucu 1 yapılmalıdır.

GİRİŞ				DİSPLAY DEĞERİ	KONTROL		ÇIKIŞ						
A	B	C	D		L _T	R _{B1} , R _{B0}	a	b	c	d	e	f	g
0	0	0	0	0	1	1	0	0	0	0	0	0	1
0	0	0	1	1	1	1	1	0	0	1	1	1	1
0	0	1	0	2	1	1	0	0	1	0	0	1	0
0	0	1	1	3	1	1	0	0	0	0	1	1	0
0	1	0	0	4	1	1	1	0	0	1	1	0	0
0	1	0	1	5	1	1	0	1	0	0	1	0	0
0	1	1	0	6	1	1	1	1	0	0	0	0	0
0	1	1	1	7	1	1	0	0	0	1	1	1	1
1	0	0	0	8	1	1	0	0	0	0	0	0	0
1	0	0	1	9	1	1	0	0	0	1	1	0	0

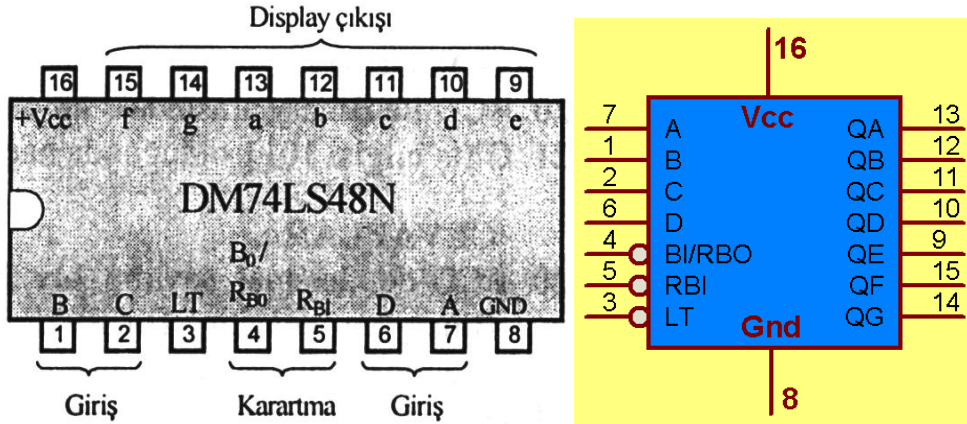
Tablo 1.10: 7447 Entegresi fonksiyon tablosu



Şekil 1. 14: Ortak anodlu 7 parçalı kod çözücü devre

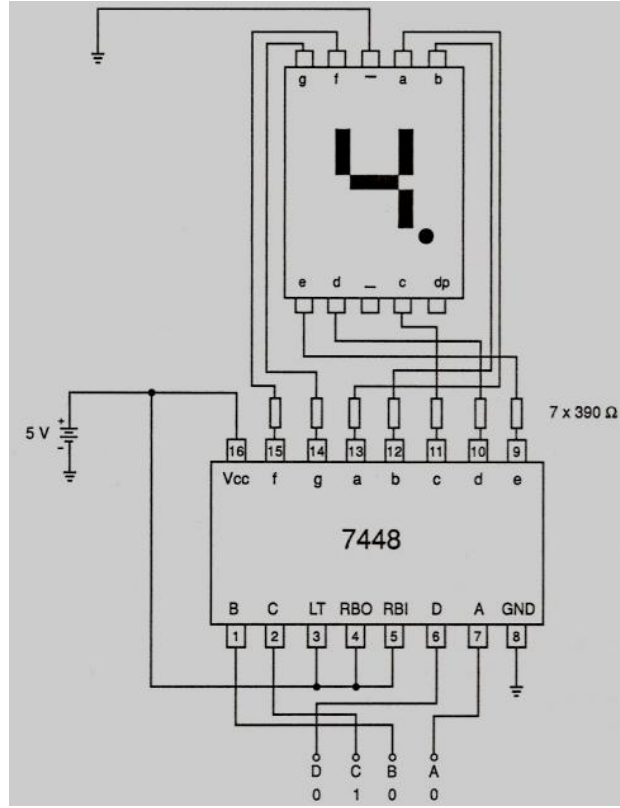
1.2.4.2. Ortak Katotlu Gösterge (7448, 4511)

Ortak katotlu göstergenin ortak anodlu göstergeden tek farkı katotların birleştirilmiş olmasıdır. Ortak katotlu göstereyi sürmek için; çıkışı aktif '1' olan kod çözücü / sürücü (decoder/ driver) devrelere ihtiyaç vardır. Sürme esnasında çıkışın aktif 1 olması demek, entegre çıkışlarının normalde Lojik 0 olmasıdır. 7448 TTL (şekil 1.15) ve 4511 CMOS (şekil 1.17) bu amaç için tasarlanmıştır.



Şekil 1.15: 7448 Entegresi (ortak katotlu display sürücüsü) bacak bağlantıları ve lojik gösterimi

7448 entegresinin çalışma şartları 7447 entegresiyle çıkışın Aktif 1 olması dışında aynıdır. Aktif 1 durumu tablo 1.11' de görülmektedir. Örnek bir bağlantı şekli şekil 1.16' da görülmektedir. 7448 entegreside BCD kod çözücü olduğu için 9 (1001)' dan sonraki sayılar girilmemelidir.

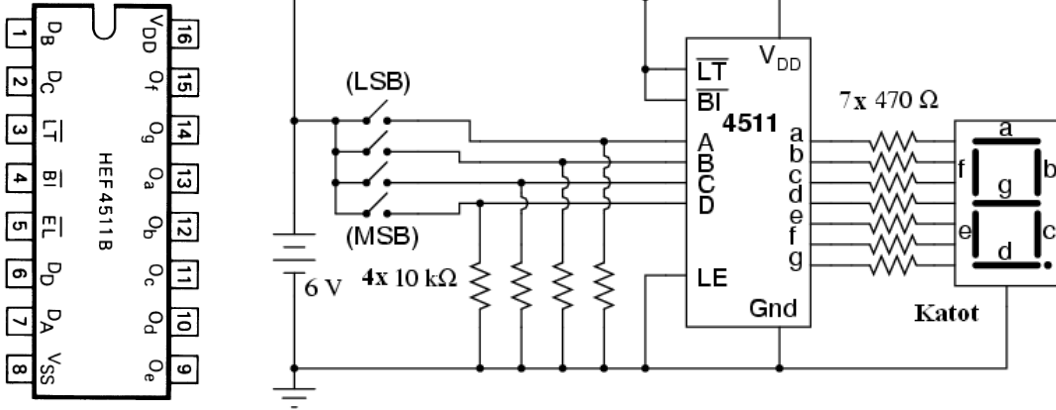


Şekil 1.16: 7448 Ortak Katotlu Display Devre Şeması

Daha yüksek besleme aralığı ve benzeri nedenlerle başka bir 7 segment kod çözücü entegresi seçilebilir. Mesela 4511(CMOS) entegreside bir yedi segment kod çözücüdür. 4511 ile yapılmış örnek bir devre şekil 1.17’ de görülmektedir. 4511 entegresi hakkında ayrıntılı bilgiyi data sheet (bilgi sayfası)’ lerden elde edebilirsiniz.

GİRİŞ				DİSPLAY DEĞERİ	KONTROL		ÇIKIŞ						
A	B	C	D		LT	RBI, RBO	a	b	c	d	e	f	g
0	0	0	0	0	1	1	1	1	1	1	1	1	0
0	0	0	1	1	1	1	0	1	1	0	0	0	0
0	0	1	0	2	1	1	1	1	0	1	1	0	1
0	0	1	1	3	1	1	1	1	1	1	0	1	1
0	1	0	0	4	1	1	0	1	1	0	0	1	1
0	1	0	1	5	1	1	1	0	1	1	0	1	1
0	1	1	0	6	1	1	1	0	1	1	1	1	1
0	1	1	1	7	1	1	1	1	1	0	0	0	0
1	0	0	0	8	1	1	1	1	1	1	1	1	1
1	0	0	1	9	1	1	1	1	1	0	0	1	1

Tablo 1.11: 7448 Entegresi fonksiyon tablosu



Şekil 1.17: 4511 ortak katotlu display devresi

1.3.Kodlayıcılar (Encoder)

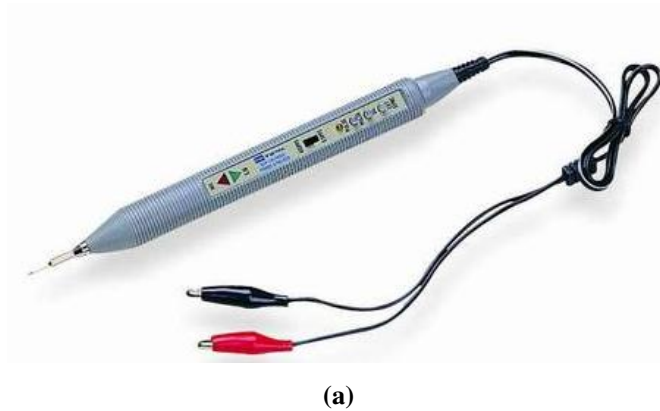
1.3.1. Lojik Prob

1.3.1.1. Lojik Prob Nedir?

Sayısal devrelerde sinyaller değişken (yüksek frekanslı) olduğu için avometre ile ölçüm yapılamaz. Yüksek frekanslı sinyalleri ve lojik büyüklükleri [Lojik 1 = High (yüksek seviye), Lojik 0 = Low (düşük seviye)] ölçmek için kullanılan bir cihazdır. Osilaskoblara göre de kullanımı ve taşınması daha kolaydır.

Genelde çalışma voltajları 3 ile 15 V arasındadır.

Resim 1.3' te değişik lojik prob çeşitleri görünmektedir.





(b)

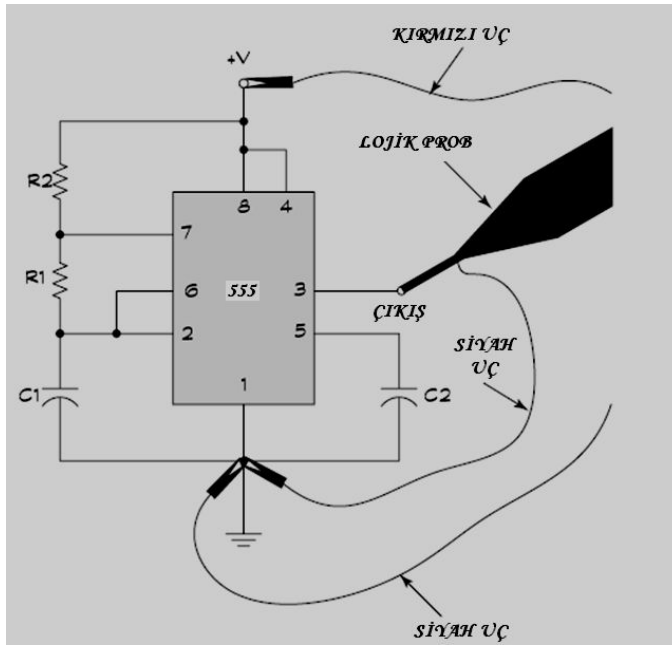


(c)

Resim 1.3: Lojik prob

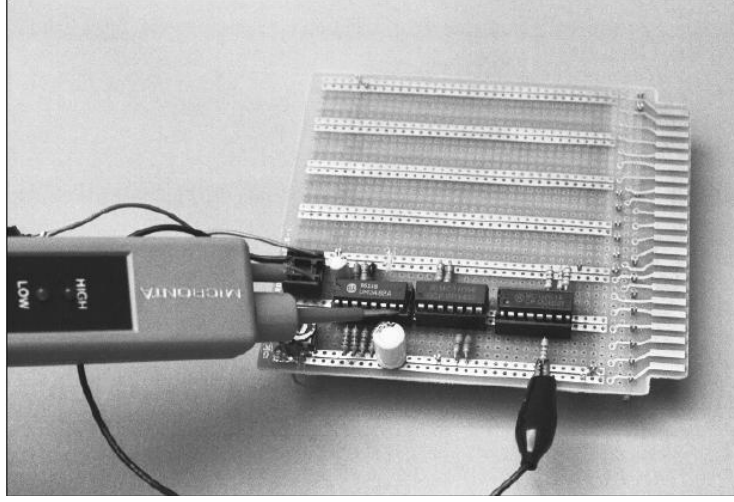
1.3.1.2. Devreye Bağlanması

Probun besleme uçları (kırmızı "+", siyah "-"), devrenin besleme uçlarına bağlanır. Probun çalışması için gerekli besleme ve senkronizasyon sağlanır. Örnek bağlantı şekil 1.18'de görülmektedir.



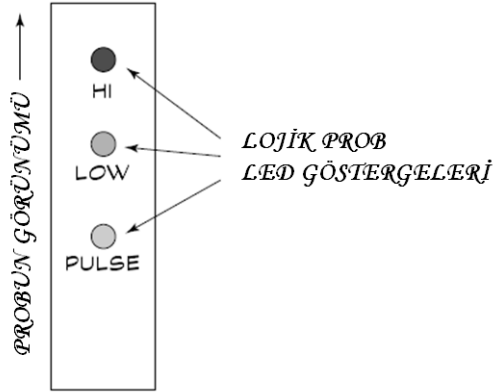
Şekil 1.18: Örnek bağlantı

Besleme bağlantısından sonra lojik probun ucu ölçülmek istenen noktaya fiziksel olarak değdirilir. Daha sonra gösterge ledleri gözlenir. Resim 1.4'te board üzerinde örnek bir bağlantı gösterilmiştir.



Resim 1.4: Devreye bağlanması

1.3.1.3. Ölçüm Yapmak



Şekil 1.19: Lojik prob göstergeleri

Lojik prob devreye değdirildiğinde uygun LED yanar. Yanan LED' e göre ölçüm noktasındaki lojik bilgi tespit edilmiş olur. Göstergedeki;

HI kademesi: HIGH kelimesinin kısaltılmış hâlidir. Ölçüm noktasında lojik 1 değerinin olduğunu gösterir.

LOW kademesi: ölçüm noktasında lojik 0 değerinin olduğunu gösterir.

PULSE kademesi: ölçüm noktasında yüksek frekanslı bir sinyal olduğunu gösterir.

1.3.2. Kodlayıcılar (Encoder) ve Entegreleri

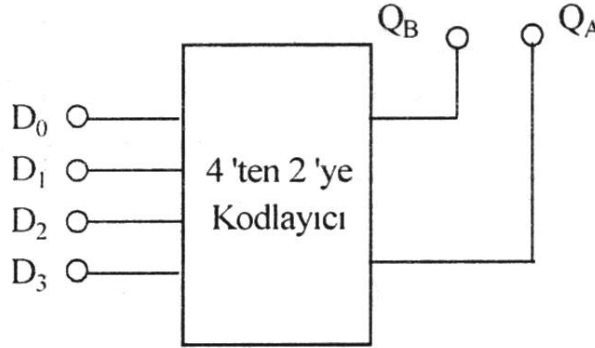
1.3.2.1 Kodlayıcılar (Encoder)

‘n’ girişli bir sistemde, girişindeki bilgiyi başka bir ikili sayı sisteminde kodlanmış olarak çıkışında veren lojik devreye, “**kodlayıcı devre**” denir.

Diğer bir ifade ile günlük hayatta kolayca anlaşılabilen sayısal bilgileri, ikili sistemdeki sayısal bilgilere dönüştüren devrelere **kodlayıcı devre** denir.

1.3.2.2. Dörtten İkiye Kodlayıcı (4 Giriş 2 Çıkışlı Kodlayıcı)

Dört girişe ve iki çıkışa sahip bir kodlayıcıdır. 4’ ten 2’ ye kodlayıcı diye isimlendirilir. Şekil 1.20’de blok diyagramı verilmiştir. Girişteki bilgi çıkışta iki bitlik bir sayı ile ifade edilir.



Şekil 1.20: 4’ten 2’ye kodlayıcı blok diyagram

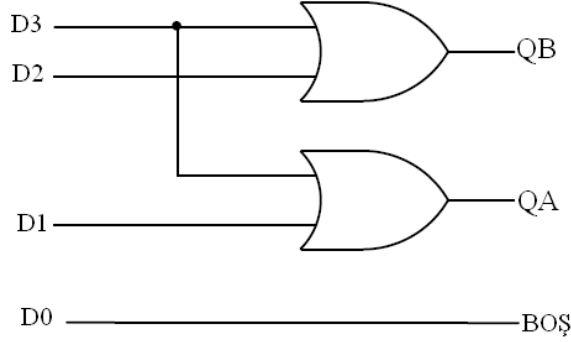
GİRİŞ				DESİMAL	ÇIKIŞ	
D ₀	D ₁	D ₂	D ₃		Q _A	Q _B
1	0	0	0	0	0	0
0	1	0	0	1	0	1
0	0	1	0	2	1	0
0	0	0	1	3	1	1

Tablo 1.12: 4’ten 2’ye kodlayıcı doğruluk tablosu

Tablo 1.12’de görüldüğü üzere her seferinde girişlerden sadece bir tanesi Lojik 1 yapılıdır. Bu anda diğer giriş uçları Lojik 0 konumunda olmalıdır. Hangi giriş ucundaki bilgi ‘1’ yapılırsa, o girişin ikili koddaki karşılığı çıkışta okunur.

Örneğin; D₂ ucuna ‘1’ bilgisi verildiğinde D₂ ucu üç nolu uç olduğundan çıkışta ‘10’ bilgisi görülür.

Şekil 1.21’de 7432 (OR kapısı) entegresi ile gerçekleştirilmiş 4’ ten 2’ ye kodlayıcının lojik diyagramı görülmektedir. Burada dikkat edilirse D0 ucundaki bilgi çıkış bilgisini etkilemediğinden boşta bırakılmıştır.



Şekil 1.21: 4’ten 2’ye kodlayıcı lojik diyagram

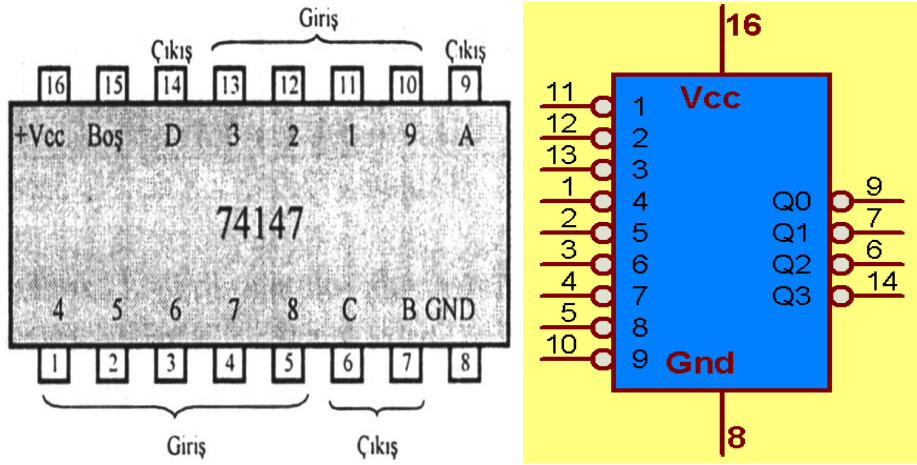
1.3.2.3. Decimal’ den BCD’ ye Kodlayıcı (74147)

Decimal-BCD kodlayıcı girişindeki decimal bilgiyi kodlayarak BCD kod karşılığını dört bitlik çıkışta gösterir. Aşağıda şekil 1.22’ de Decimal BCD kodlayıcı blok diyagramı ve doğruluk tablosu verilmiştir.

DESİMAL	BCD			
	Q ₃	Q ₂	Q ₁	Q ₀
0	0	0	0	0
1	0	0	0	1
2	0	0	1	0
3	0	0	1	1
4	0	1	0	0
5	0	1	0	1
6	0	1	1	0
7	0	1	1	1
8	1	0	0	0

Şekil 1.22: Decimal BCD kodlayıcı ve doğruluk tablosu

Decimal BCD kodlaması için piyasada bulabileceğiniz 74147 Öncelik Kodlayıcı (Priority Encoder) entegresi kullanılır. Öncelikli kodlayıcı, kod çevirme işleminde giriş bitleri arasındaki en yüksek pozisyondaki sıfırın (0) yerini kullanılır. En sağda “0” bulunan bitin Decimal değerinin BCD karşılığını elde edilip, çıkışa aktarılır. Şekil 1.23’ te 74147 entegresinin bacak bağlantıları ve lojik gösterimi vardır.



Şekil 1.23: 74147 Entegresi (10'dan 4'e öncelik kodlayıcısı) bacak bağlantıları ve lojik gösterimi

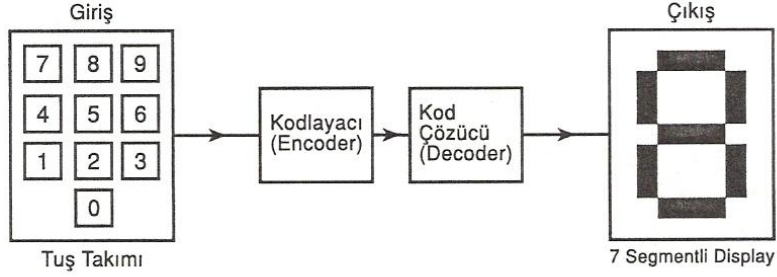
Tablo 1.13'te dikkat edilecek olan bir konu da çıkışların değillenmiş olarak alınmasıdır. Örneğin; ikinci satırdaki (0) sıfır bilgisi 9. girişe aittir. 9 sayısının ikilik sistemdeki karşılığı '1001' dir. Ancak çıkıştan alınan bilgi bunun değillenmiş Hâli olan '0110' ifadesidir.

GİRİŞLER									ÇIKIŞLAR(TERSLENMİŞ)			
1	2	3	4	5	6	7	8	9	D	C	B	A
1	1	1	1	1	1	1	1	1	1	1	1	1
X	X	X	X	X	X	X	X	0	0	1	1	0
X	X	X	X	X	X	X	0	1	0	1	1	1
X	X	X	X	X	X	0	1	1	1	0	0	0
X	X	X	X	X	0	1	1	1	1	0	0	1
X	X	X	0	1	1	1	1	1	1	0	1	1
X	X	0	1	1	1	1	1	1	1	1	0	0
X	0	1	1	1	1	1	1	1	1	1	0	1
0	1	1	1	1	1	1	1	1	1	1	1	0

Tablo 1.13: 74147 Entegresi (10'dan 4'e öncelik kodlayıcısı) doğruluk tablosu

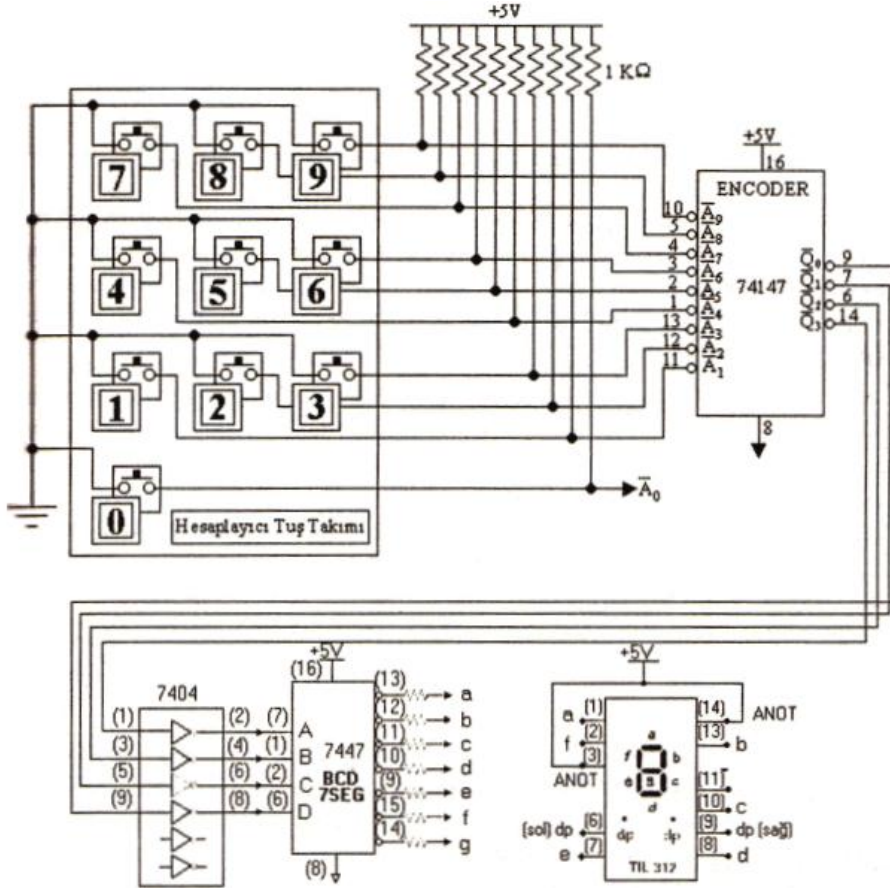
➤ Tuş takımı kodlayıcısı

10'dan 4'e öncelik kodlayıcısı olan 74147 entegresi temel kullanım alanı tuş takımının kodlayıcısı devrelerindedir. Şekil 1.24'te bir tuş takımından girilen rakamın displayde görünmesi için gerekli devrenin blok diyagramı çizilmiştir.



Şekil 1.24: Tuş takımı kodlayıcısı blok diyagramı

Aşağıda şekil 1.25'teki Decimal- BCD öncelikli kodlayıcı ile yapılmış basit bir on tuşlu klavye uygulaması verilmiştir. Encoderin bütün girişler pull-up (yukarı çeken) dirençleri ile Lojik-1'e çekilmiştir. Klavyedeki herhangi bir tuşa basılması ile ilgili giriş Lojik-0'a çekilir ve girişteki decimal değerin terslenmiş BCD kod karşılığı BCD çıkışlarında verilecektir.



Şekil 1.25:74147 Entegreli tuş takımı kodlayıcısı devresi

Not: Klavyedeki hiçbir tuşa basılmaması veya hiçbir girişe bağlı olmayan 0 numaralı tuşa basılması ile girişlerde bir değişiklik olmayacak ve çıkışta 0 rakamının terslenmiş BCD kod karşılığı verilecektir.

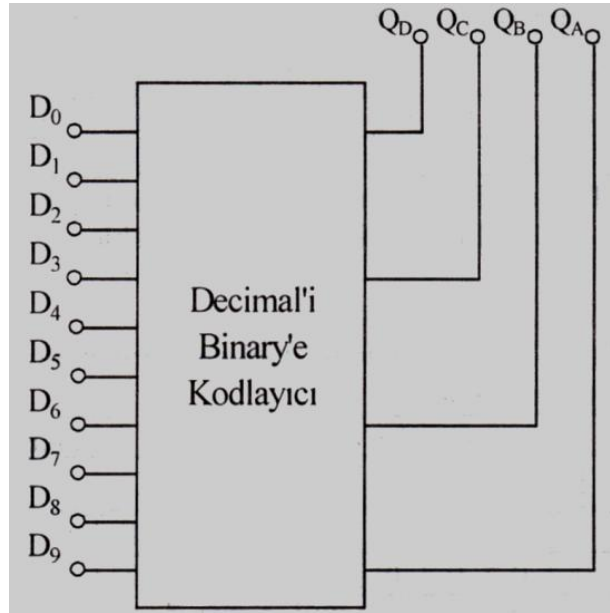
74147 entegresinin çıkışı deęillenmiř olduęu iin ıkıř 7404 entegresi ile bir kez daha deęillenerek 7447 entegresi iin uygun BCD giriř koduna evrilir. Daha sonra 7447 entegresinin ıkıřlarına baęlanan 220 Ohm'luk akım sınırlama direnleri izerinden yedi paralı gsterenin uygun giriřlerine baęlanır.

Burada 7447' nin karartma ve test ularının Lojik-1 yapılması gerektięi unutulmamalıdır. Yedi paralı gsterenin bacak baęlantıları dikeydir, řimdiye kadar anlatılan gstergeler yatay bacak yapısına sahipti. Bacak baęlantılarına dikkat edildikten sonra istenilen gsterge tercih edilebilir.

1.3.2.4. Decimal' den Binary'e Kodlayıcı

Decimalden binarye kodlama, decimalden BCD' ye kodlamaya benzemektedir. Decimal sayıların tabanı olan 10 (0,1...,8,9) rakamı adedince giriř vardır. Bunu binary olarak ifade etmek iin gerekli olan 4 bit adedince de ıkıř vardır.

řekil 1.26 ve tablo 1.14'te sırasıyla blok diyagram ve doęruluk tablosu grlmektedir.



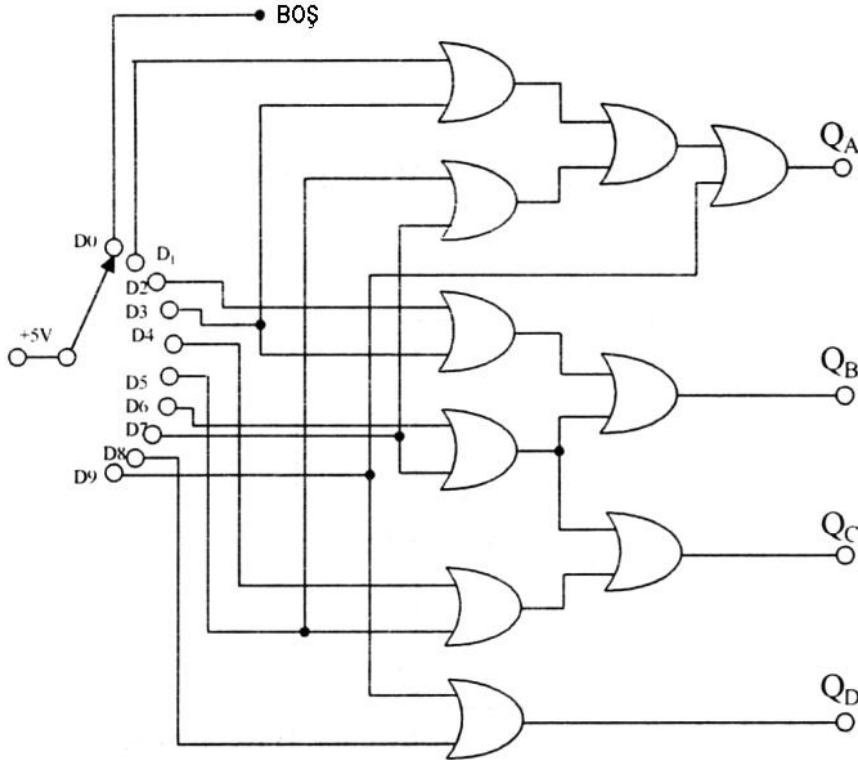
řekil 1.26: Decimal binary kodlayıcı blok řeması

GİRİŞ										DESİMAL	ÇIKIŞ			
D ₀	D ₁	D ₂	D ₃	D ₄	D ₅	D ₆	D ₇	D ₈	D ₉		Q _D	Q _C	Q _B	Q _A
1	0	0	0	0	0	0	0	0	0	0	0	0	0	0
0	1	0	0	0	0	0	0	0	0	1	0	0	0	1
0	0	1	0	0	0	0	0	0	0	2	0	0	1	0
0	0	0	1	0	0	0	0	0	0	3	0	0	1	1
0	0	0	0	1	0	0	0	0	0	4	0	1	0	0
0	0	0	0	0	1	0	0	0	0	5	0	1	0	1
0	0	0	0	0	0	1	0	0	0	6	0	1	1	0
0	0	0	0	0	0	0	1	0	0	7	0	1	1	1
0	0	0	0	0	0	0	0	1	0	8	1	0	0	0
0	0	0	0	0	0	0	0	0	1	9	1	0	0	1

Tablo 1.14: Decimal binary kodlayıcı doğruluk tablosu

Tablo 1.14'e dikkat edilirse çalışma esnasında girişlerden *sadece bir tanesinin Lojik-1 (+5V) değerine* sahip olduğu görülecektir. Bu girişe ait decimal sayının binary değeri ise çıkışta görünecektir.

Şekil 1.27'de doğruluk tablosuna göre tasarlanmış decimali binary'e kodlayıcı lojik devresi gözükmemektedir.

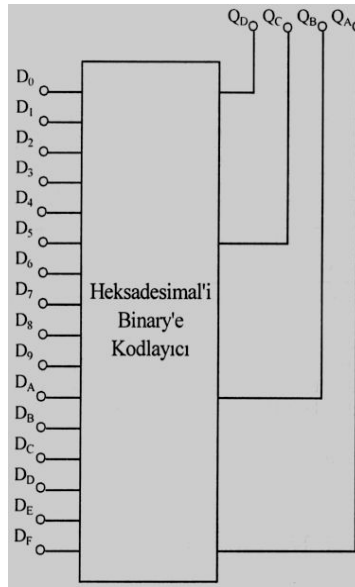


Şekil 1.27: Decimal binary kodlayıcı lojik devresi

1.3.2.5. On Altılı Sistemden (Hexadecimal) İkililik Sisteme (Binary) Kodlayıcı

Heksadesimal sayılar 0, 1,..., E, F ile gösterilir. 16 farklı sayıya sahiptir. Buradaki sayıları binary olarak ifade etmek için 4 bit gereklidir. Bu nedenle 16 girişi 4 çıkışı olan kodlayıcıdır.

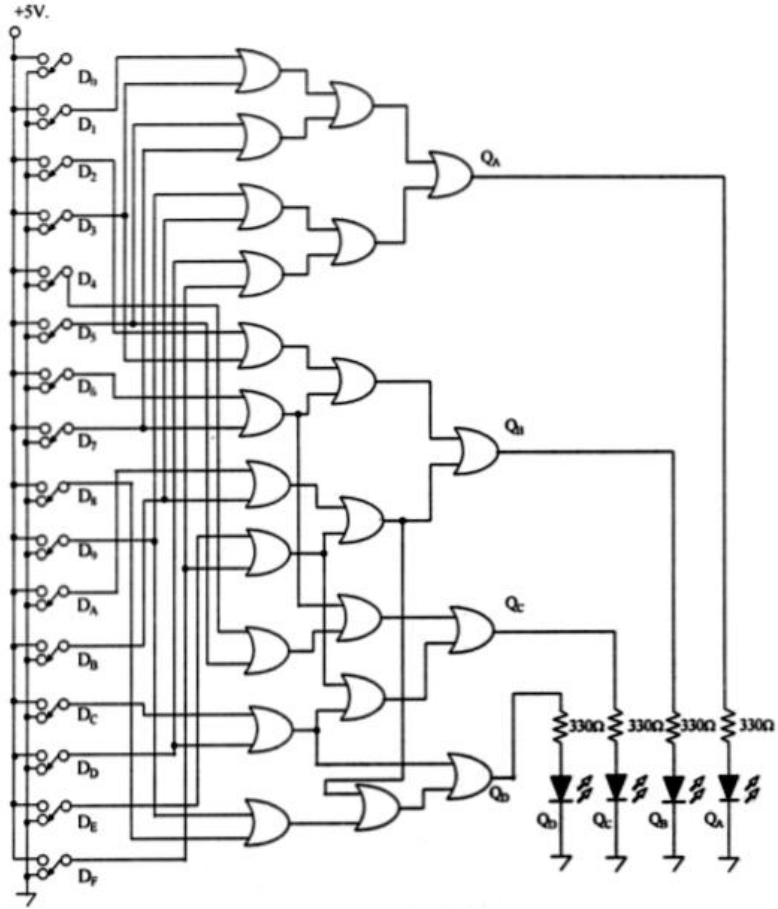
Burada da diğer kodlayıcılarda olduğu gibi aynı anda sadece tek bir girişe '1' bilgisi verilir. Diğer girişler '0' değerine sahiptir. Lojik-1 değerine sahip olan girişin binary değeri çıkışta görünür. Hekzadesimal (on altılı sayı sisteminde) her giriş için binary çıkış değeri tablo 1.15'te verilmiştir.



Şekil 1.28: Hekzadesimal binary kodlayıcı blok şeması

GİRİŞ																HEKZADESİMAL	ÇIKIŞ			
D ₀	D ₁	D ₂	D ₃	D ₄	D ₅	D ₆	D ₇	D ₈	D ₉	D _A	D _B	D _C	D _D	D _E	D _F		Q _D	Q _C	Q _B	Q _A
1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1
0	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0
0	0	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	1
0	0	0	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	0
0	0	0	0	0	1	0	0	0	0	0	0	0	0	0	0	0	0	1	0	1
0	0	0	0	0	0	1	0	0	0	0	0	0	0	0	0	0	0	1	1	0
0	0	0	0	0	0	0	1	0	0	0	0	0	0	0	0	0	0	1	1	1
0	0	0	0	0	0	0	0	1	0	0	0	0	0	0	0	0	1	0	0	0
0	0	0	0	0	0	0	0	0	1	0	0	0	0	0	0	0	1	0	0	1
0	0	0	0	0	0	0	0	0	0	1	0	0	0	0	0	0	1	0	1	0
0	0	0	0	0	0	0	0	0	0	0	1	0	0	0	0	0	1	0	1	1
0	0	0	0	0	0	0	0	0	0	0	0	1	0	0	0	0	1	0	0	0
0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	0	1	0	0	1
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	1	1	0	0
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	1	1	0	0
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	1	1	1

Tablo 1.15: Hekzadesimal (on altılı sayı sistemi) binary kodlayıcı doğruluk tablosu



Şekil 1.29: Hexadecimal 'den binary'e kodlama yapan lojik devre

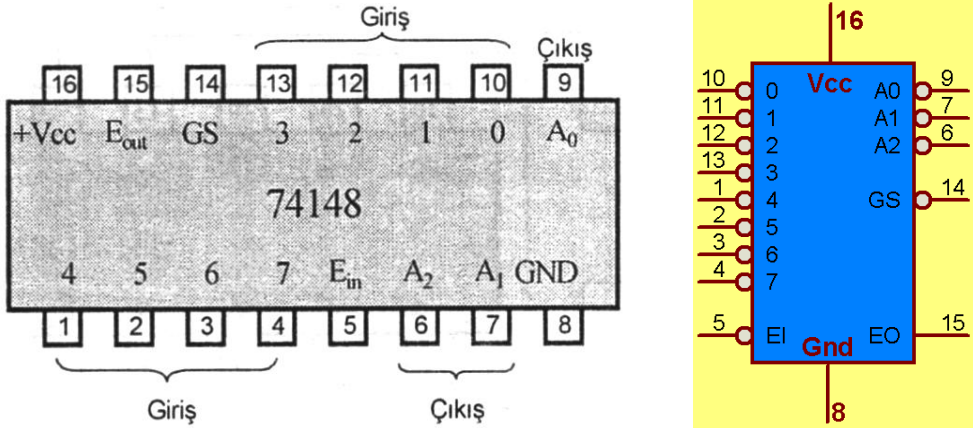
Yirmi iki or kapısı ile gerçekleştirilen hegzadesimal (on altılı sayı sistemi) binary kodlayıcı devre oldukça karmaşık bir yapıya sahiptir. Kapıların çok olması bazı çıkışların ortak kullanılmasına da imkân sağlamıştır. Bu da bize kullanılacak kapı sayısında tasarruf yapma fırsatı vermiştir.

1.3.2.5. Öncelikli Kodlayıcı (74148, 4532)

Öncelikli kodlayıcı (Priority Encoder) girişindeki Lojik -1 bilgisinin öncelik sırasına bağlı olarak kodlama yapan devrelerdir. Öncelik sırası ise en sağdaki Lojik-0 değerine göre belirlenir.

Yeri tespit edilen Lojik-0 bilgisi hangi giriş ucunda ise o ucun binary bilgisi çıkışta görünür. Daha önceki konularımızda tuş takımı kodlayıcı olarak kullanılan 74147 öncelik kodlayıcı devresi anlatılmıştı. Burada ise kodlama ve kod çözme işlemlerinde kullanılan 8' den 3'e öncelik kodlayıcısı işlenecektir.

8' den 3'e öncelik kodlayıcısı olarak 74148 ve 4532 entegreleri piyasada bulunmaktadır. Aşağıda şekil 1.30' da 74148 8' den 3' e öncelikli kodlayıcının bacak bağlantısı ve lojik sembolü verilmiştir.



Şekil 1.30: 74148 Entegresi (8'den 3'e öncelik kodlayıcısı) bacak bağlantısı ve lojik görünümü

Ein	GİRİŞ								OKTAL	ÇIKIŞ			GS	Eout
	0	1	2	3	4	5	6	7		A ₂	A ₁	A ₀		
1	X	X	X	X	X	X	X	X	0	1	1	1	1	1
0	1	1	1	1	1	1	1	1	0	1	1	1	1	0
0	X	X	X	X	X	X	X	0	7	0	0	0	0	1
0	X	X	X	X	X	X	0	1	6	0	0	1	0	1
0	X	X	X	X	0	1	1	1	5	0	1	0	0	1
0	X	X	X	0	1	1	1	1	4	0	1	1	0	1
0	X	X	0	1	1	1	1	1	3	1	0	0	0	1
0	X	X	0	1	1	1	1	1	2	1	0	1	0	1
0	X	0	1	1	1	1	1	1	1	1	1	0	0	1

Tablo 1.16: 74148 Entegresi doğruluk tablosu

Yukarıdaki doğruluk tablosu yardımıyla öncelik kodlayıcısının çalışma mantığı rahatça anlaşılabilir. Eğer öncelikli girişlerden birisine Lojik-0 gelmişse diğer girişlerin durumuna bakılmaksızın girişin *değillenmiş* binary kod karşılığı gösterilir.

Örneğin, tablo 1.16'da 5 satırdaki '0' bilgisine bakılırsa, 5. girişe ait olduğu görülecektir. Bunu binary olarak karşılığı '101' bilgisidir. Fakat 74148 entegresinin çıkışı terslenerek alınmasından dolayı çıkışta '010' bilgisi görünür.

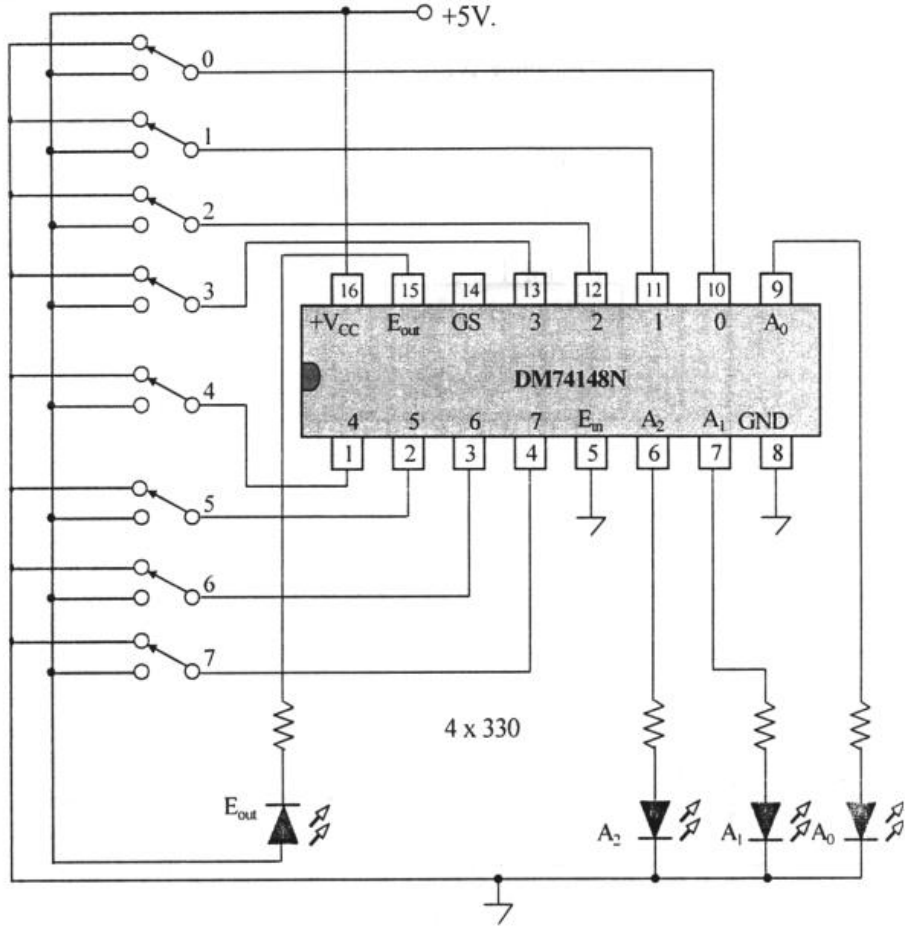
Eğer çıkış normal hâle getirmek istenirse, 7404 ve benzeri entegrelerle tekrar değilleme işlemine tabi tutulabilir.

Bu entegreyi kullanırken ayrıntılarını data sheet (bilgi sayfası) lerde bulabileceğiniz bazı teknik özelliklerine dikkat edilmelidir. Bunlar;

E_{in} (Enable Input) '0' yapılmalı, böylece entegreye çalışmaya başlama izni verilmiş (enable-etkinleştirilmiş) olur. Eğer E_{in} ' e '1' bilgisi verilirse tüm çıkışlar Lojik-1 olur ve entegre aktif 0 mantığına göre çalıştığından dolayı entegre kullanılamaz (disable-devredışı) hâle gelir.

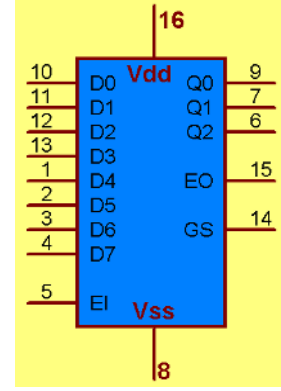
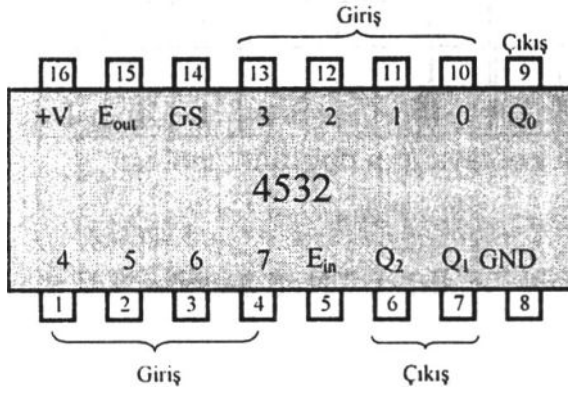
GS(Group Strobe) ve E_{out} (Enable Output) uçları ise çalışmanın düzgün olup olmadığını kontrol eden uçlardır. Çeşitli giriş değerlerine göre aldığı durumlar tablo 1.16'da gözükmemektedir.

Kontrol uçlarına dikkat edilerek gerçekleştirilmiş örnek bir uygulama devresi şekil 1.31' de verilmiştir.



Şekil 1.31: 74148 Entegreli 8'den 3'e öncelik kodlayıcı devresi

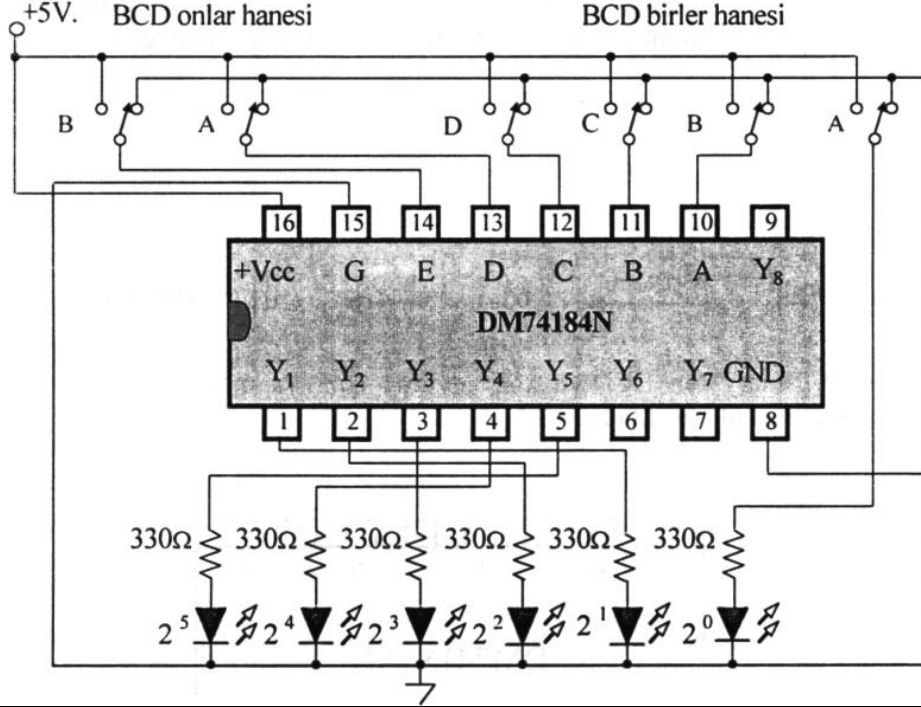
Diğer bir 8'den 3'e öncelikli kodlayıcı entegresi olan 4532 entegresinin bacak bağlantısı ve lojik görünümü şekil 1.32' de verilmiştir. 4532 entegresinin aktif 1 çıkışlı olduğuna dikkat edilmelidir.



Şekil 1.32: 4532 Entegresi (8’den 3’e öncelik kodlayıcısı) bacak bağlantısı ve lojik görünümü

UYGULAMA FAALİYETİ

Aşağıdaki şekilde 74184 entegresi kullanılarak oluşturulmuş 6 bitlik BCD'yi Binary' e çevirecek devreyi board üzerine kurunuz ve çalışmasını izleyiniz.



İşlem Basamakları	Öneriler
➤ Deney malzemelerini hazırlayınız.	
➤ Deney borduna devreyi kurunuz.	➤ Devre kurulurken 74184 entegresinin bacak bağlantılarına dikkat ediniz.
➤ Anahtarlar ile sırasıyla giriş değerlerini değiştiriniz.	➤ 74184 entegresinin yetkilendirme (enable) ucunun lojik 0 olmasına dikkat ediniz.
➤ Tablo 1.7'deki değerleri gözlemleyiniz	➤ Devreye bağlanan anahtarların şemadaki karşılıklarına dikkat ederek belli bir sırayla bağlarsanız çalışmada kolaylık sağlayacaktır.
➤ Deney raporu hazırlayınız.	

ÖLÇME VE DEĞERLENDİRME

Bu faaliyet sonunda kazandıklarınızı aşağıdaki soruları cevaplandırarak ölçünüz.

Aşağıdaki soruları dikkatlice okuyarak doğru seçeneği işaretleyiniz.

1. Karşılığı olan iki küme arasındaki dönüşüm işlemine ne denir?
A) Eşlik B) Hata C) Gray D) Kodlama
2. Decimal sayıların kodlamasında binary koda benzeyen kod hangisidir?
A) GRAY B) BCD C) OKTAL D) PARITY
3. Günlük hayatta kullanılan sayı sistemi, kod olarak aşağıdakilerden hangisiyle adlandırılır?
A) Oktal B) 3 Fazlalık C) Hekzadesimal D) Desimal
4. $(981)_{10} = (\dots)_{BCD}$ aşağıdakilerden hangisidir?
A) $(0001\ 1010\ 0001)_{BCD}$ B) $(1001\ 1110\ 0000)_{BCD}$
C) $(1001\ 1000\ 0001)_{BCD}$ D) $(0011\ 1111\ 0001)_{BCD}$
5. $(257)_8 = (\dots)_{BCO}$ aşağıdakilerden hangisidir?
A) $(0010\ 0001\ 0101)_{BCO}$ B) $(0100\ 0101\ 0111)_{BCO}$
C) $(0010\ 0101\ 0111)_{BCO}$ D) $(0001\ 0010\ 0011)_{BCO}$
6. $(B32E)_{16} = (\dots)_{BCH}$ aşağıdakilerden hangisidir?
A) $(1001\ 1000\ 0001\ 1010)_{BCH}$ B) $(1011\ 0111\ 0010\ 1110)_{BCH}$
C) $(0101\ 1010\ 1110\ 1000)_{BCH}$ D) $(0101\ 1110\ 1000\ 0011)_{BCH}$
7. Hata kontrolü yapmak için hangi kod kullanılır?
A) GRAY B) BCD C) OKTAL D) PARITY
8. Aşağıda verilen bitlerin hangisi tek parity olarak doğru kodlanmıştır?
A) $(10010)_2$ B) $(11110)_2$ C) $(10101)_2$ D) $(10001)_2$
9. Aşağıda verilen bitlerin hangisi çift parity olarak kodlanmıştır?
A) $(10110)_2$ B) $(11001)_2$ C) $(11111)_2$ D) $(10001)_2$
10. BCD' den Binary' e veya Binary' den BCD' ye çevrilirken sayılar önce hangi sisteme çevrilir?
A) 8 B) 2 C) 16 D) 10
11. $(111111)_2$ sayısı için kaç bitlik BCD çıkışa ihtiyaç duyarız?
A) 8 B) 7 C) 6 D) 5
12. $(111001)_{BCD}$ sayısı için kaç bitlik Binary çıkışa ihtiyaç duyarız?
A) 8 B) 7 C) 6 D) 5

13. 7 parçalı göstergede parçalar neden yapılmıştır?
A) Led B) Direnç C) Transistör D) Lamba
14. 7 parçalı göstergede diyotların anotları kod çözücü entegreye gidiyorsa bu displaye ne ad veririz?
A) Ortak Anotlu B) Ortak Girişli
C) Ortak Çıkışlı D) Ortak Katotlu
15. 7 parçalı göstergede akım sınırlamak için hangi elektronik eleman bağlanır?
A) Led B) Direnç C) Transistör D) Lamba
16. 7447 entegresi hangi sayı sisteminden 7 segmente kod çevirir?
A) BCH B) BCD C) BCO D) DECIMAL
17. Ortak anotlu displayi sürmek için aşağıdaki entegrelerden hangisini seçersiniz?
A) 7447 B) 4511 C) 7448 D) 74184
18. Göstergeler (display) 330 ohm sürme dirençleriyle beraber kaç voltla beslenir?
A) 10 B) 5 C) 7 D) 8
19. 7 segment kod çözücü entegrelerinden hangisinin besleme aralığı en yüksektir?
A) 7447 B) 7448 C) 4511 D) 74184
20. Lojik prob hangi büyüklüğü ölçer?
A) Gerilim B) Akım C) Lojik D) Direnç
21. Lojik probda kaç ölçüm kademesi vardır?
A) 1 B) 2 C) 3 D) 4
22. Decimal tuş takımı kodlama devresinde hangi öncelik kodlayı entegre kullanılır?
A) 7447 B) 74147 C) 74148 D) 7448
23. Aşağıdakilerden hangisi kodlayıcı **değildir**?
A) Öncelikli kodlayıcı B) 4→2 (4'ten 2'ye) kodlayıcı
C) 2→4 (2'den 4'e) kodlayıcı D) decimal→bcd kodlayıcı
24. "n girişli bir devrede girişindeki sistemi başka bir sisteme çeviren lojik devrelere devreler denir." Noktalı yere aşağıdakilerden hangisi gelmelidir.
A) Aritmetik B) Kodlayıcı C) Toplayıcı D) Değiştirici

DEĞERLENDİRME

Cevaplarınızı cevap anahtarıyla karşılaştırınız. Yanlış cevap verdiğiniz ya da cevap verirken tereddüt ettiğiniz sorularla ilgili konuları faaliyete geri dönerek tekrarlayınız. Cevaplarınızın tümü doğru ise bir sonraki öğrenme faaliyetine geçiniz.

ÖĞRENME FAALİYETİ-2

AMAÇ

Kod çözücü tümleşik devreleri tanıyıp, gerektiği zaman ihtiyacına uygun tümleşik devreyi seçip seçtiğiniz tümleşik devrelerle ilgili uygulamaları yapabileceksiniz.

ARAŞTIRMA

- Piyasadaki kod çözücü entegreleri ve bacak bağlantılarını araştırınız.
- Bulduğunuz entegreleri, piyasadaki tercih edilme durumlarına göre en çok tercih edilenden en aza doğru sıralayınız.
- Kod çözücülerin kullanım alanlarını araştırınız.

2. KOD ÇÖZÜCÜLER (DECODER)

2.1. Kod Çözücüler ve Entegreleri

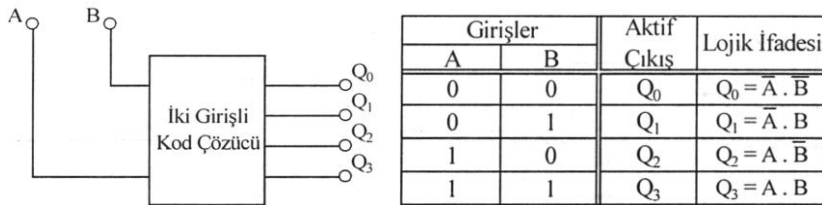
2.1.1. Kod Çözücüler (Decoder)

Dijital sistemlerde bilgiler ikili sayılar olarak ifade edilir ve bütün işlemler ikili sayılar ile gerçekleştirilir. Kod çözücü devresi; kodlayıcı devrenin tam tersini yaparak ‘n’ sayıdaki giriş hattından gelen ikili bilgileri, maksimum 2^n sayıda çıkış hattına dönüştüren lojik devredir.

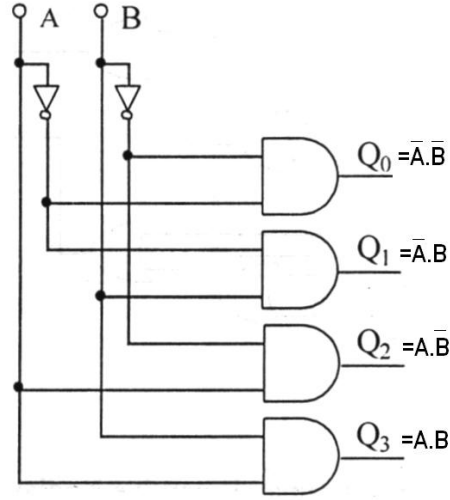
Diğer bir ifadeyle; ikilik sayı sisteminde kodlanmış bilgileri, anlaşılması ve değerlendirilmesi daha kolay bilgilere dönüştüren devrelere **kod çözücü devreler** denir.

2.1.2. İki Dörde Kod Çözücü (2 Girişli 4 Çıkışlı Çözücü - 74155)

İki bitlik bir kod çözücünün 2 girişi 4 çıkışı vardır. N giriş sayısını vermek üzere çıkış sayısı $=2^N$ olur. 4’ ten 2’ ye kodlayıcının tam tersi işlemi gerçekleştirir. Kodlanmış olan iki bitlik ifadelerden dört (2^2) adet bilgi elde eder. Böyle bir devrede girişlerin durumuna bağlı olarak sadece tek bir çıkış aktif olur. Şekil 2.1 ve Şekil 2.2’ de 2’ den 4’ e kod çözücü ile ilgili şema ve tablolar verilmiştir.

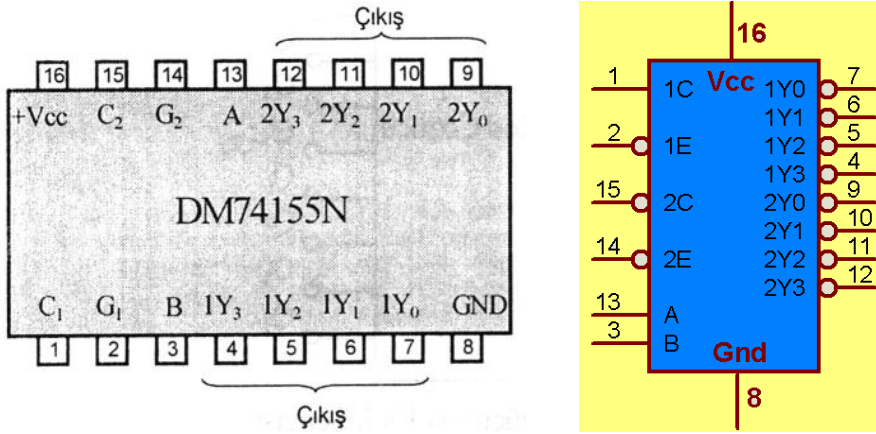


Şekil 2.1: İki bitlik kod çözücü blok şeması ve doğruluk tablosu



Şekil 2. 2: İki girişli kod çözücü lojik devre

İki girişli kod çözücü devresi olarak 74155 entegresi piyasada bulunmaktadır. Bu entegre aynı zamanda 1' den 4' e azaltıcı (demultiplexer) olarak da kullanılabilir.



Şekil 2.3: 74155 Entegresi bacak bağlantısı ve lojik görünümü

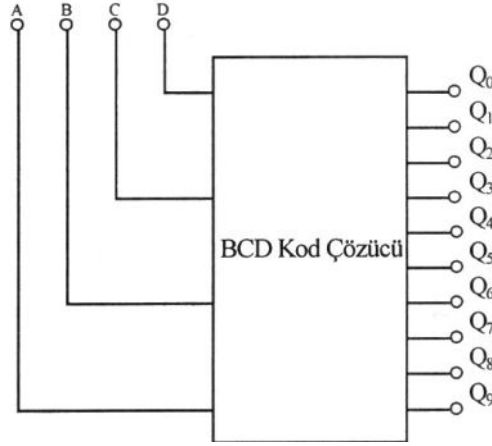
SEÇME		YETKİ G ₁	GİRİŞ BİLGİ C ₁	ÇIKIŞ			
B	A			1Y ₀	1Y ₁	1Y ₂	1Y ₃
X	X	1	X	1	1	1	1
0	0	0	1	0	1	1	1
0	1	0	1	1	0	1	1
1	0	0	1	1	1	0	1
1	1	0	1	1	1	1	0
X	X	X	0	1	1	1	1

Tablo 2.1: 74155 Entegresi doğruluk tablosu

74155 entegresi içerisinde iki adet 2’den 4’e kod çözücü devresi vardır. Devre ile çalışma yaparken ihtiyaca göre bir ya da ikisi kullanılabilir. Entegre çıkışlarının aktif 0 (tersleyen) olduğu unutulmamalıdır.

2.1.3. BCD Kod Çözücü (7445)

BCD kodu 0 – 9 arasındaki decimal (onluk) sayıların 4-bitlik binary (ikilik) karşılıklarının yazılması ile tanımlanmış bir kodlamadır. Bu durumda tasarlanacak kod çözücünün 4 giriş hattı olması ve BCD kodu da 0-9 arasındaki decimal (onluk) sayılar arasında tanımlı olduğundan 10 çıkış hattının olması gerekmektedir.



Şekil 2.4: BCD Kod çözücü blok şeması

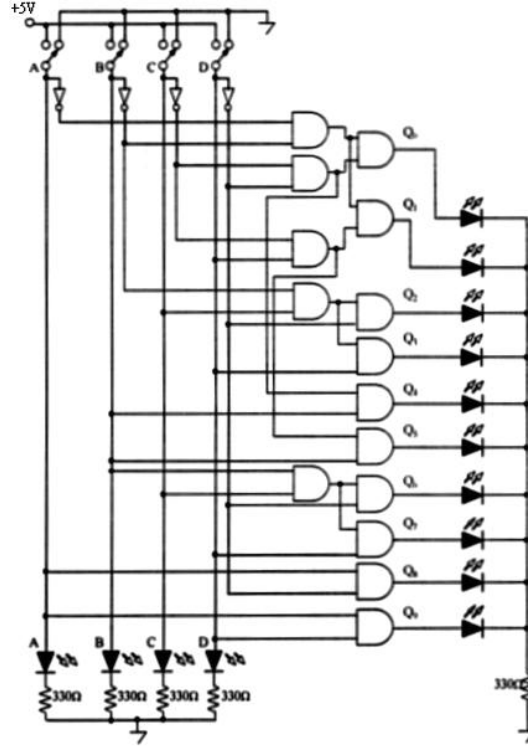
Aşağıda BCD-decimal kod çözücünün lojik diyagramı ve blok gösterimi verilmiştir.

Girişler				Aktif Çıkış	Lojik İfadesi	Sadelenmiş Lojik İfadesi
A	B	C	D			
0	0	0	0	Q ₀	Q ₀ = $\bar{A}.\bar{B}.\bar{C}.\bar{D}$	Q ₀ = $\bar{A}.\bar{B}.\bar{C}.\bar{D}$
0	0	0	1	Q ₁	Q ₁ = $\bar{A}.\bar{B}.\bar{C}.D$	Q ₁ = $\bar{A}.\bar{B}.\bar{C}.D$
0	0	1	0	Q ₂	Q ₂ = $\bar{A}.\bar{B}.C.\bar{D}$	Q ₂ = $\bar{B}.C.\bar{D}$
0	0	1	1	Q ₃	Q ₃ = $\bar{A}.\bar{B}.C.D$	Q ₃ = $\bar{B}.C.D$
0	1	0	0	Q ₄	Q ₄ = $\bar{A}.B.\bar{C}.\bar{D}$	Q ₄ = $B.\bar{C}.\bar{D}$
0	1	0	1	Q ₅	Q ₅ = $\bar{A}.B.\bar{C}.D$	Q ₅ = $B.\bar{C}.D$
0	1	1	0	Q ₆	Q ₆ = $\bar{A}.B.C.\bar{D}$	Q ₆ = $B.C.\bar{D}$
0	1	1	1	Q ₇	Q ₇ = $\bar{A}.B.C.D$	Q ₇ = $B.C.D$
1	0	0	0	Q ₈	Q ₈ = $A.\bar{B}.\bar{C}.\bar{D}$	Q ₈ = $A.\bar{D}$
1	0	0	1	Q ₉	Q ₉ = $A.\bar{B}.\bar{C}.D$	Q ₉ = $A.D$

Tablo 2. 2. BCD Kod çözücünün doğruluk tablosu

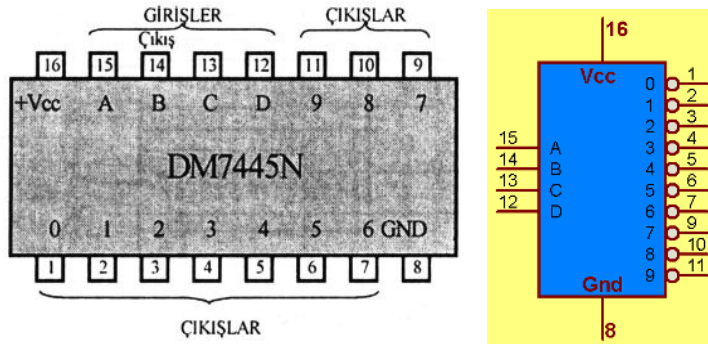
Tablo 2.2'ye göre kod çözüme işlemi incelenecek olursa; girişlerden $(0111)_{BCD}$ bilgisi girildiğinde bunun decimal karşılığı $(7)_{10}$ bilgisine karşılık gelen Q_7 çıkışı aktif olur. Her giriş değeri için bu durum gözlemlenebilir.

Burada dikkat edilecek diğer bir husus ise 4 bit giriş bilgisinin 'F' sayısına kadar ifade edilecek yeterliliğe sahip olmasıdır. Bu özellikten **karnaugh haritası** ile tasarım yaparken 9' dan sonraki sayılarda duruma göre '1' ya da '0' kabul ederek yararlanılmıştır. Bu şekilde tasarlanmış örnek bir uygulama devresi şekil 2.5' te çizilmiştir.



Şekil 2.5: BCD Kod çözücü devresi

Piyasada bu amaca uygun olarak üretilen 7445 entegresi bulunmaktadır.



Şekil 2.6: 7445 Entegresi (BCD' den decimal' e kod çözücü) bacak bağlantısı ve lojik görünümü

GİRİŞ				DESİMAL SAYI	ÇIKIŞ									
A	B	C	D		Q0	Q1	Q2	Q3	Q4	Q5	Q6	Q7	Q8	Q9
0	0	0	0	0	0	1	1	1	1	1	1	1	1	1
0	0	0	1	1	1	0	1	1	1	1	1	1	1	1
0	0	1	0	2	1	1	0	1	1	1	1	1	1	1
0	0	1	1	3	1	1	1	0	1	1	1	1	1	1
0	1	0	0	4	1	1	1	1	0	1	1	1	1	1
0	1	0	1	5	1	1	1	1	1	0	1	1	1	1
0	1	1	0	6	1	1	1	1	1	1	0	1	1	1
0	1	1	1	7	1	1	1	1	1	1	1	0	1	1
1	0	0	0	8	1	1	1	1	1	1	1	1	0	1
1	0	0	1	9	1	1	1	1	1	1	1	1	1	0
KULLANILMAZ				16' YA KADAR	GEÇERSİZ									

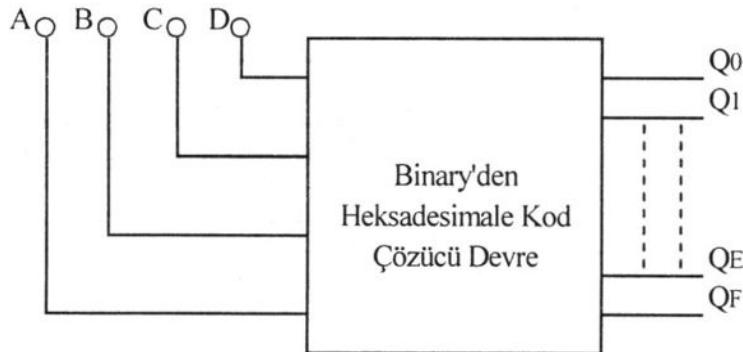
Tablo 2.3: 7445 Entegresi doğruluk tablosu

2.1.4. Binary' den Hexadecimal'e Kod Çözücü

4 Bitlik binary kodlu (ikili sistem verilmiş) sayıyı hexadecimal sayıya çevirir. Devre 4 girişe ve heksadesimal için gerekli olan 16 çıkışa sahiptir. Tablo 2.4' e dikkat edilirse, her dört bitlik giriş bilgisine göre sadece bir çıkış Lojik-1 değerini alır diğer çıkışlar Lojik-0'dır.

Kod çözücülerde kaç tane çıkış olursa olsun sadece bir çıkışın aktif olduğunu unutmayınız.

Örneğin; '1000' bilgisi girildiğinde Q₈ çıkışı aktif olur. Eğer çıkışlara LED bağlanırsa Q₈ çıkışındaki LED' in yandığı görülecektir.

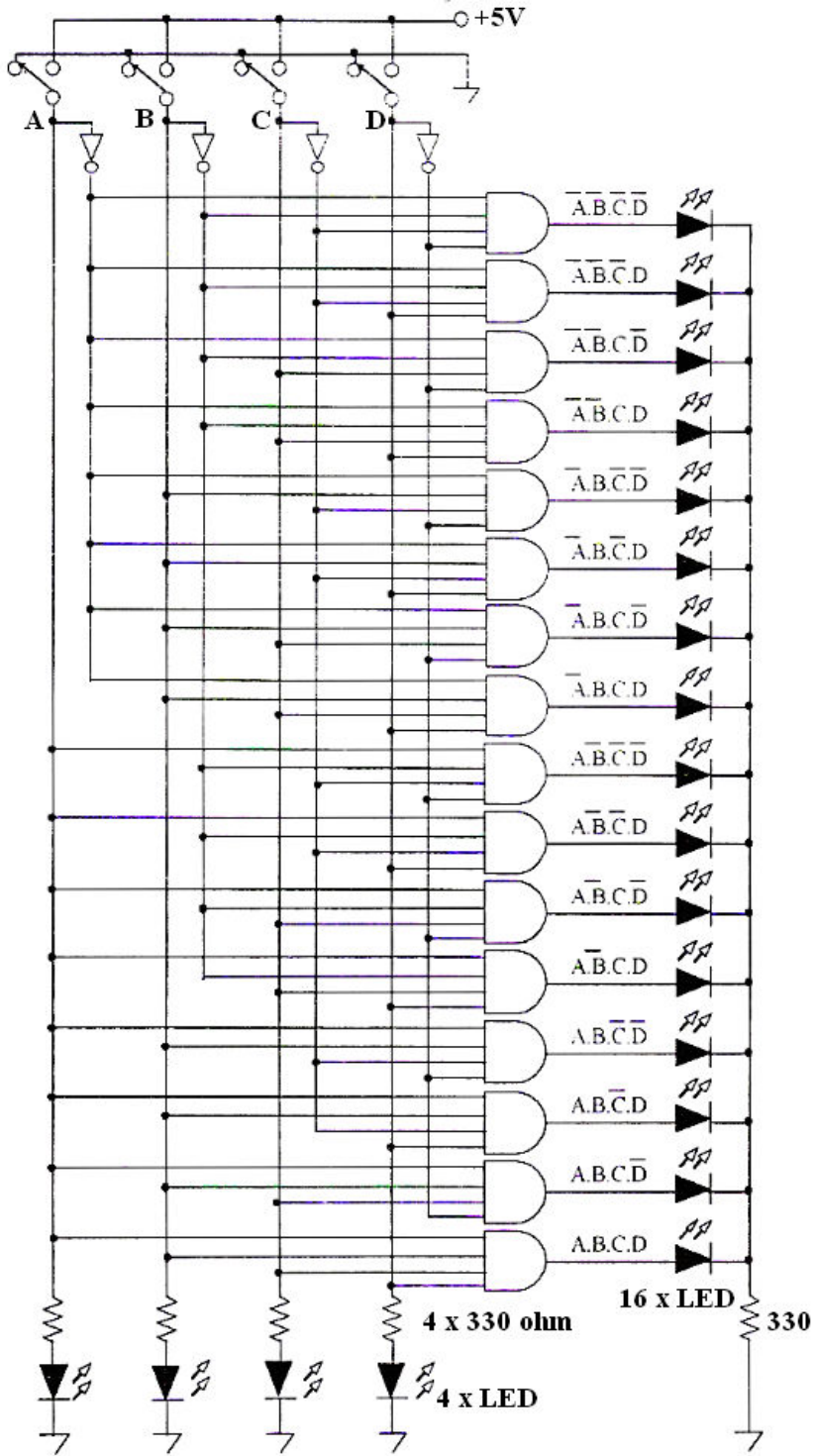


Şekil 2.7: Binary'den hexadecimal'e kod çözücü blok şeması

Girişler					Çıkışlar																		
Hex	A	B	C	D	Aktif Çıkış	Lojik İfadesi	Q ₀	Q ₁	Q ₂	Q ₃	Q ₄	Q ₅	Q ₆	Q ₇	Q ₈	Q ₉	Q _A	Q _B	Q _C	Q _D	Q _E	Q _F	
0	0	0	0	0	Q ₀	A.B.C.D	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
1	0	0	0	1	Q ₁	A.B.C.D	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
2	0	0	1	0	Q ₂	A.B.C.D	0	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0	0
3	0	0	1	1	Q ₃	A.B.C.D	0	0	0	1	0	0	0	0	0	0	0	0	0	0	0	0	0
4	0	1	0	0	Q ₄	A.B.C.D	0	0	0	0	1	0	0	0	0	0	0	0	0	0	0	0	0
5	0	1	0	1	Q ₅	A.B.C.D	0	0	0	0	0	1	0	0	0	0	0	0	0	0	0	0	0
6	0	1	1	0	Q ₆	A.B.C.D	0	0	0	0	0	0	1	0	0	0	0	0	0	0	0	0	0
7	0	1	1	1	Q ₇	A.B.C.D	0	0	0	0	0	0	0	1	0	0	0	0	0	0	0	0	0
8	1	0	0	0	Q ₈	A.B.C.D	0	0	0	0	0	0	0	0	1	0	0	0	0	0	0	0	0
9	1	0	0	1	Q ₉	A.B.C.D	0	0	0	0	0	0	0	0	0	1	0	0	0	0	0	0	0
A	1	0	1	0	Q _A	A.B.C.D	0	0	0	0	0	0	0	0	0	0	1	0	0	0	0	0	0
B	1	0	1	1	Q _B	A.B.C.D	0	0	0	0	0	0	0	0	0	0	0	1	0	0	0	0	0
C	1	1	0	0	Q _C	A.B.C.D	0	0	0	0	0	0	0	0	0	0	0	0	1	0	0	0	0
D	1	1	0	1	Q _D	A.B.C.D	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	0	0
E	1	1	1	0	Q _E	A.B.C.D	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0	0
F	1	1	1	1	Q _F	A.B.C.D	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	1	0

Tablo 2.4: Binary hexadecimal kod çözücü doğruluk tablosu

Piyasalarda yetki (etkinleştirme-enable) girişli 4' e 16 Kod çözücü olan 4514 entegresi vardır. Şekil 2.8' de VE kapılarıyla yapılmış binary hexadecimal kod çözücü devresi gözükmemektedir. Burada 2 girişli VE kapısı entegresi olan 7408 ya da 4 girişli VE kapısı entegresi olan 7421 entegresi tercih edilebilir.



Şekil 2. 8: Binary'den hexadecimal'e kod çözücü devre

UYGULAMA FAALİYETİ

Aşağıda verilen işlem basamaklarını takip ederek Şekil 2.8’ deki binary → hexadecimal kod çözücü devresini board üzerinde tasarlayınız.

İşlem Basamakları	Öneriler
➤ Devre için gerekli malzeme listesini hazırlayınız.	➤ Alınacak malzemeler: 1 adet bread board, 1 adet 5V DC güç kaynağı, 1 adet 7404 entegresi, 8 adet 7421 entegresi, 4 adet iki kademeli anahtar, 5 adet 330 ohm direnç, 20 adet LED
➤ Devreyi board üzerine kurunuz.	➤ Giriş ve çıkışlardaki LED’leri bağlamayı unutmayınız. ➤ Entegrelerin bacak bağlantılarına dikkat ediniz. ➤ Entegrelerin besleme uçlarını bağlamayı unutmayınız.
➤ Anahtarları giriş değerlerini sırasıyla değiştiriniz.	➤ Her durumda sadece tek çıkışın ‘1’ olması gerektiğini unutmayınız.
➤ Tablo 2.4’teki değerleri gözlemleyiniz.	
➤ Deney raporu hazırlayınız.	

ÖLÇME VE DEĞERLENDİRME

Bu faaliyet sonunda kazandıklarınızı aşağıdaki soruları cevaplandırarak ölçünüz.

Aşağıdaki soruları dikkatlice okuyarak doğru seçeneği işaretleyiniz.

1. Kod çözücünün girişi hangi sayı sistemidir ?
A) 2 B) 8 C) 10 D) 16
2. Kod çözücünde 3 giriş varsa kaç çıkış bulunur ?
A) 3 B) 6 C) 8 D) 10
3. Kod çözücü devre hangi devrelerin tersini yapar?
A) Kod çevirici B) Kodlayıcı C) Çoklayıcı D) Azaltıcı
4. 10 ile 16 arasındaki sayılar hangi kod çözücünde kullanım dışıdır?
A) İki girişli B) Oktal
C)BCD D) Hezadesimal
5. Azaltıcı olarak kullanılan kod çözücü entegresi aşağıdakilerden hangisidir?
A) 74147 B) 7447 C) 74148 D) 74155
6. 74155 ve 7445 entegresinin çıkış özelliği nasıldır?
A) Aktif 0 B) Aktif 1 C) Lojik 0 D) Lojik 1
7. Kod çözücü entegreleri, lojik 0 sıfır bilgisi verildiğinde çalışmaya hazır hâle getiren ayak bağlantısı aşağıdakilerden hangisidir?
A) +Vcc B) Gnd C) Etkinleştirme D) Reset
8. Lojik bilgileri görmek için hangi elektronik devre elemanını kullanırsınız?
A) Prob B) LED
C) Osilaskop D) Ölçü aleti
9. 16 çıkışlı sistemler hangi kod çözücünde bulunur?
A) Binary B) Oktal
C) BCD D) Hezadesimal
10. BCD kod çözücünde '1111' bilgisi girildiğinde hangi çıkış aktif olur?.
A) Hepsi B) Hiçbiri C) Q₁₅ D) Q₀

DEĞERLENDİRME

Cevaplarınızı cevap anahtarıyla karşılaştırınız. Yanlış cevap verdiğiniz ya da cevap verirken tereddüt ettiğiniz sorularla ilgili konuları faaliyete geri dönerek tekrarlayınız. Cevaplarınızın tümü doğru ise bir sonraki öğrenme faaliyetine geçiniz.

ÖĞRENME FAALİYETİ-3

AMAÇ

Çoklayıcı devrelerinin tümleşik devreleri tanıyıp, gerektiği zaman ihtiyacına uygun tümleşik devreyi seçip, seçtiğiniz tümleşik devrelerle ilgili uygulamaları yapabileceksiniz.

ARAŞTIRMA

- Piyasada kullanılan çoklayıcı (mux) entegrelerini ve bacak bağlantılarını araştırınız.
- Çoklayıcıların kullanım alanlarını araştırınız.

3. ÇOKLAYICILAR (MULTİPLEXER)

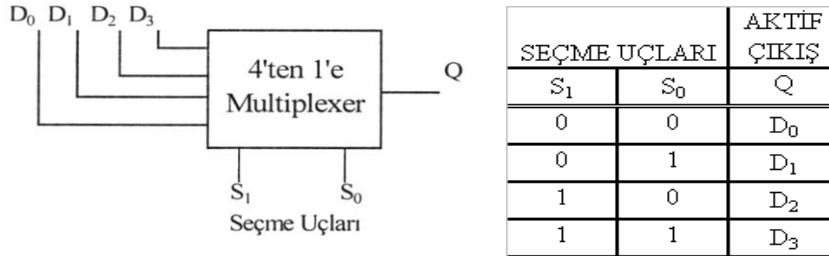
3.1. Çoklayıcılar (mux)

Çoklama, çok sayıdaki bilginin daha az sayıda kanal veya hat üzerinden iletilmesi anlamına gelir. Çoklama, birçok giriş hattından gelen ikili bilgileri seçen ve tek bir çıkış hattına yönlendiren birleşik bir devredir. Belli bir girişin seçilmesi bir dizi seçme hattı ile kontrol edilir. Bir çoğullayıcı için 2^n sayıda giriş hattı varsa hangi girişin seçileceğini belirleyen n kadar seçme hattı vardır.

Piyasada çoklayıcı amacıyla bulunan 74xx150 (16' dan 1' e), 74xx151 (8' den 1' e), 74xx153 (4' ten 1' e), 74xx157 (2' den 1' e) entegreleri istenilen özelliklere göre tercih edilebilir.

3.2. Dörtten Bire Çoklayıcı (4*1 - 74153)

Dört girişe bir çıkışa sahip devrelerdir. 4 rakamı 2^n üslü sayısına karşılık gelir ve n seçme ucu sayısını belirtir. 4' ten 1' e çoklayıcı devrelerde 4 girişten 1' ini seçmek için 2 seçme ucu gereklidir. Bu seçme işlemleri her durum için şekil 3.1' de doğruluk tablosunda görülmektedir.

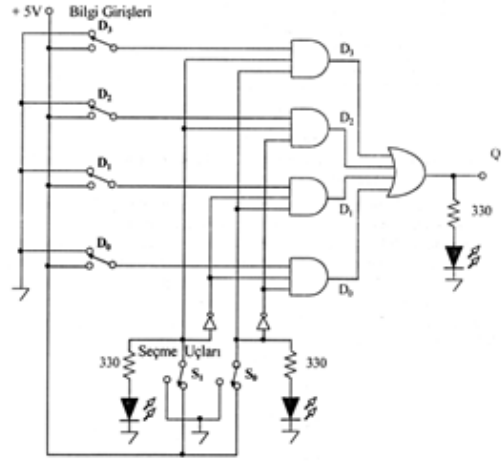


Şekil 3.1: 4'ten 1'e Çoklayıcı blok diyagramı ve doğruluk tablosu

Tabloda da görüldüğü gibi seçme ucunun ikili sistemde aldığı değerlerin onluk karşılığı, kaçınıcı girişin çalışacağını vermektedir. $S_1=1$, $S_0=0$ olunca $(11)_2 = (3)_{10}$ oda D3 girişinin çalışacağı anlamına gelir.

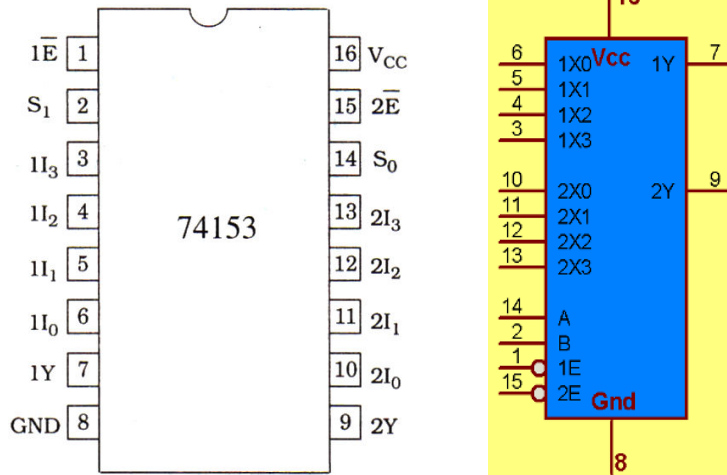
4' ten 1' e çoklayıcı devresinin lojik kapılar ile tasarımı yapılırken seçme uçları dikkate alınır. Her VE kapısına bir adet fazladan data hattı bağlanır. Bu nedenle her data (bilgi) hattı için bir kapının gerekli olduğu dikkat edilmelidir. Bu şartları sağlayan doğruluk tablosu ve devrenin Lojik Kapılarla gerçekleştirilmiş hâli şekil 3.2' de verilmiştir.

SEÇME		GİRİŞ				ÇIKIŞ	
S1	S2	D0	D1	D2	D3	Q	
0	0	1	1	1	1	1	D0
0	1	0	0	1	1	0	D1
1	0	1	1	0	0	0	D2
1	1	0	0	0	0	0	D3
0	0	1	0	1	0	1	D0
0	1	0	1	0	1	1	D1
1	0	0	1	1	0	1	D2
1	1	1	0	0	1	1	D3



Şekil 3.2: 4'ten 1'e Çoklayıcı doğruluk tablosu ve lojik devresi

Piyasada 4'ten 1'e çoklayıcı olarak 74153 entegresi bulunmaktadır. 74153 entegresi hakkında ayrıntılı dökümanlara internetten ulaşabilirsiniz. Şekil 3.3 ve tablo 3.1'de 4' ten 1'e çoklayıcı entegresiyle ilgili temel bilgiler verilmiştir.

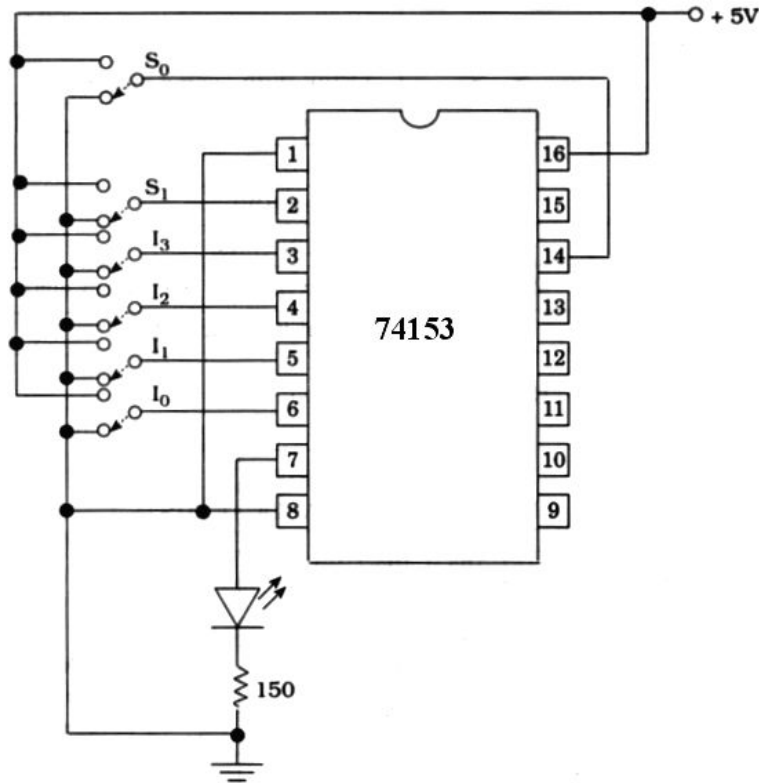


Şekil. 5.3: 74153 Eentegresi (4'ten 1'e çoklayıcı) bacak bağlantısı ve lojik gösterimi

SEÇME		GİRİŞ				YETKİ	ÇIKIŞ
S ₁	S ₀	I ₀	I ₁	I ₂	I ₃	E	Y
X	X	X	X	X	X	1	0
0	0	0	X	X	X	0	0
0	0	1	X	X	X	0	1
0	1	X	0	X	X	0	0
0	1	X	1	X	X	0	1
1	0	X	X	0	X	0	0
1	0	X	X	1	X	0	1
1	1	X	X	X	0	0	0
1	1	X	X	X	1	0	1

Tablo 3.1: 74153 Entegresi doğruluk tablosu

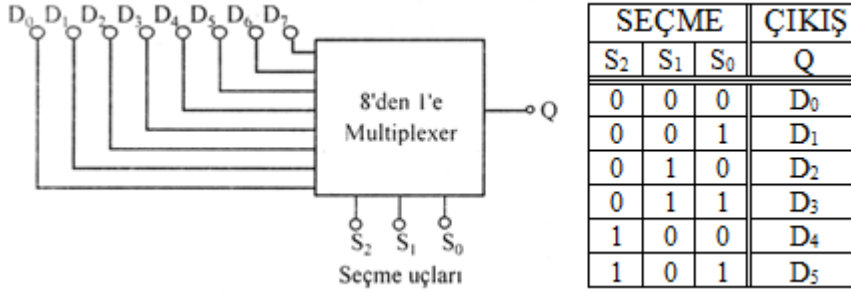
74153 entegresi içinde 2 adet 4'ten 1'e çoklayıcı olduğuna dikkat ediniz. İhtiyaca göre istenilen çoklayıcı tercih edilebilir. Şekil 3.4' te birinci çoklayıcının kullanıldığı bir uygulama devresi verilmiştir.



Şekil. 5.4: 74153 Entegresi (4'ten 1'e çoklayıcı) uygulama devresi

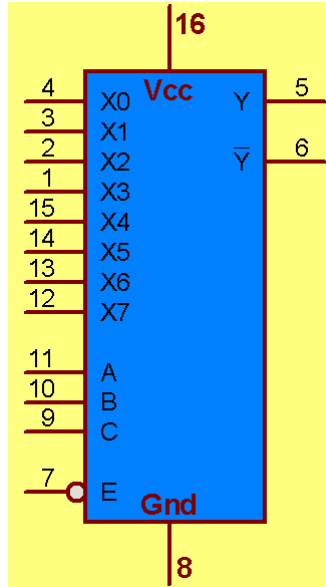
3.3. Sekizden Bire Çoklayıcı (8*1 - 74151, 74152)

Sekiz (2^n) girişten istenilen birisini üç (n) adet seçme ucundaki ikili bilgiye göre çıkışa aktaran devrelere 8' den 1' e çoklayıcı devre denir.



Şekil 3.5: 8'den 1'e Çoklayıcı blok diyagramı ve doğruluk tablosu

Bazı durumlarda kod çözücülerde olduğu gibi çoklayıcılar içinde çalışmayı kontrol eden bir yetkilendirme (etkinleştirme-enable) girişi bulunabilir. Multiplex (çoğullayıcı) ancak yetkilendirildiğinde (etkinleştirildiğinde) çoğullama işlemini gerçekleştirir. Yetkilendirme (enable) girişi, iki veya daha fazla sayıda çoklayıcının birleştirilerek daha çok sayıda girişli bir çoğullayıcının elde edilmesinde kullanılır. Aşağıda yetki (etkinleştirme-enable) giriшли bir 8' den 1' e çoklayıcı olan 74151 entegresinin doğruluk tablosu ve lojik sembolü verilmiştir. Yetkilendirme girişı E olarak adlandırılmıştır.

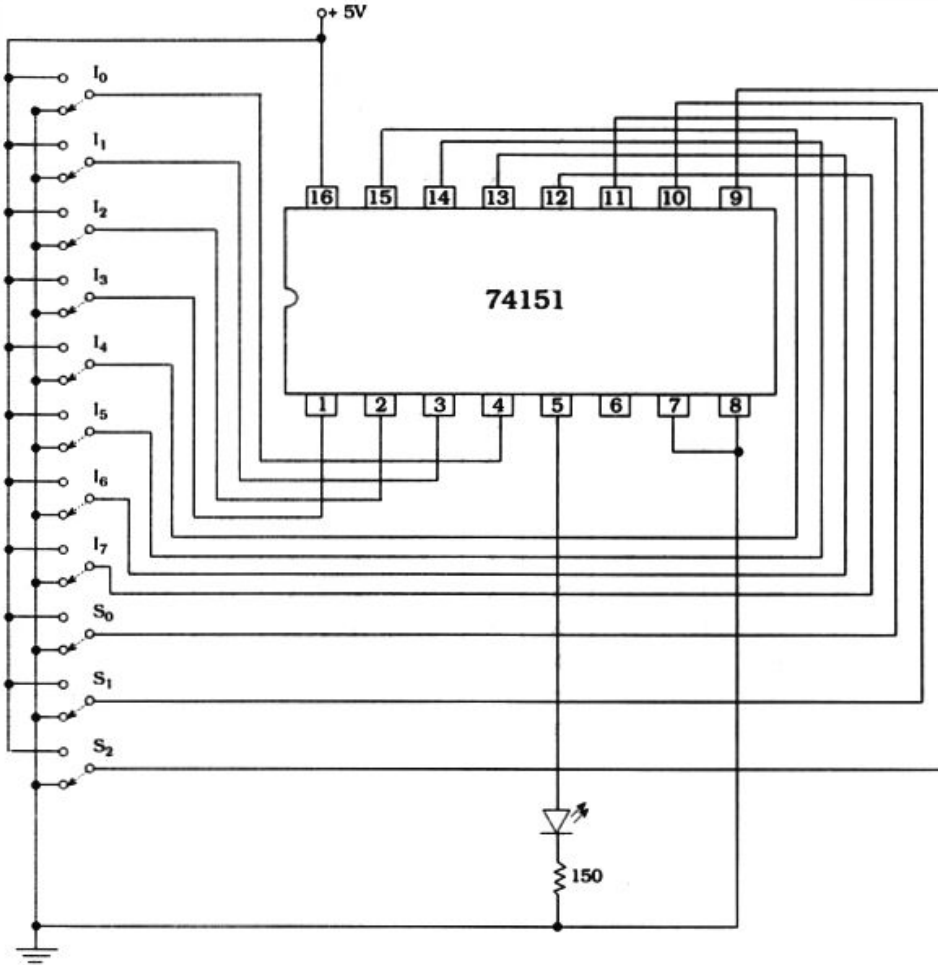


Şekil 3.6: 74151 Entegresi (8'den 1'e çoklayıcı) bacak bağlantısı ve lojik gösterimi

SEÇME			YETKİ	ÇIKIŞ	
S ₂	S ₁	S ₀	E	Z(5)	Z(6)
0	0	0	0	I ₀	I ₀
0	0	1	0	I ₁	I ₁
0	1	0	0	I ₂	I ₂
0	1	1	0	I ₃	I ₃
1	0	0	0	I ₄	I ₄
1	0	1	0	I ₅	I ₅
1	1	0	0	I ₆	I ₆
1	1	1	0	I ₇	I ₇

Tablo 3.2: 74151 Entegresinin doğruluk tablosu

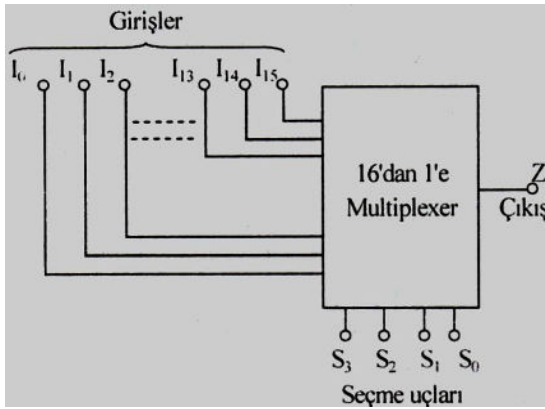
Şekil 3.7’de 74151 entegresi ile gerçekleştirilmiş uygulama devresi verilmiştir.



Şekil. 5.7: 74151 Entegresi (8’ten 1’e çoklayıcı) uygulama devresi

3.4. On Altıdan Bire Çoklayıcı (16*1 - 74150)

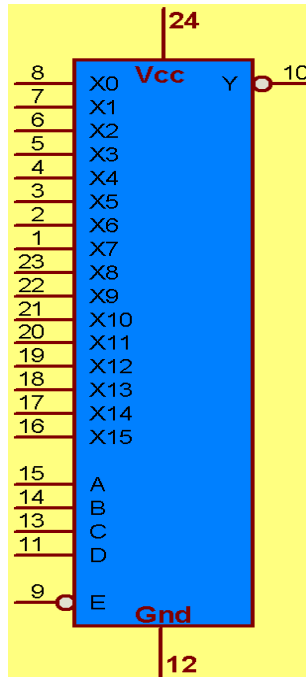
Bu devrede on altı giriş (2^n) bilgisi bulunmaktadır. Dört (n) seçme ucundaki değere göre sadece tek bir giriş çıkışa aktarılmaktadır.



SEÇME				ÇIKIŞ
S ₃	S ₂	S ₁	S ₀	Q(Z)
0	0	0	0	I ₀
0	0	0	1	I ₁
0	0	1	0	I ₂
0	0	1	1	I ₃
0	1	0	0	I ₄
0	1	0	1	I ₅
0	1	1	0	I ₆
0	1	1	1	I ₇
1	0	0	0	I ₈
1	0	0	1	I ₉
1	0	1	0	I ₁₀
1	0	1	1	I ₁₁
1	1	0	0	I ₁₂
1	1	0	1	I ₁₃
1	1	1	0	I ₁₄
1	1	1	1	I ₁₅
1	1	1	1	I ₁₆

Şekil 3.8: 16'dan 1'e Çoklayıcı blok diyagramı ve doğruluk tablosu

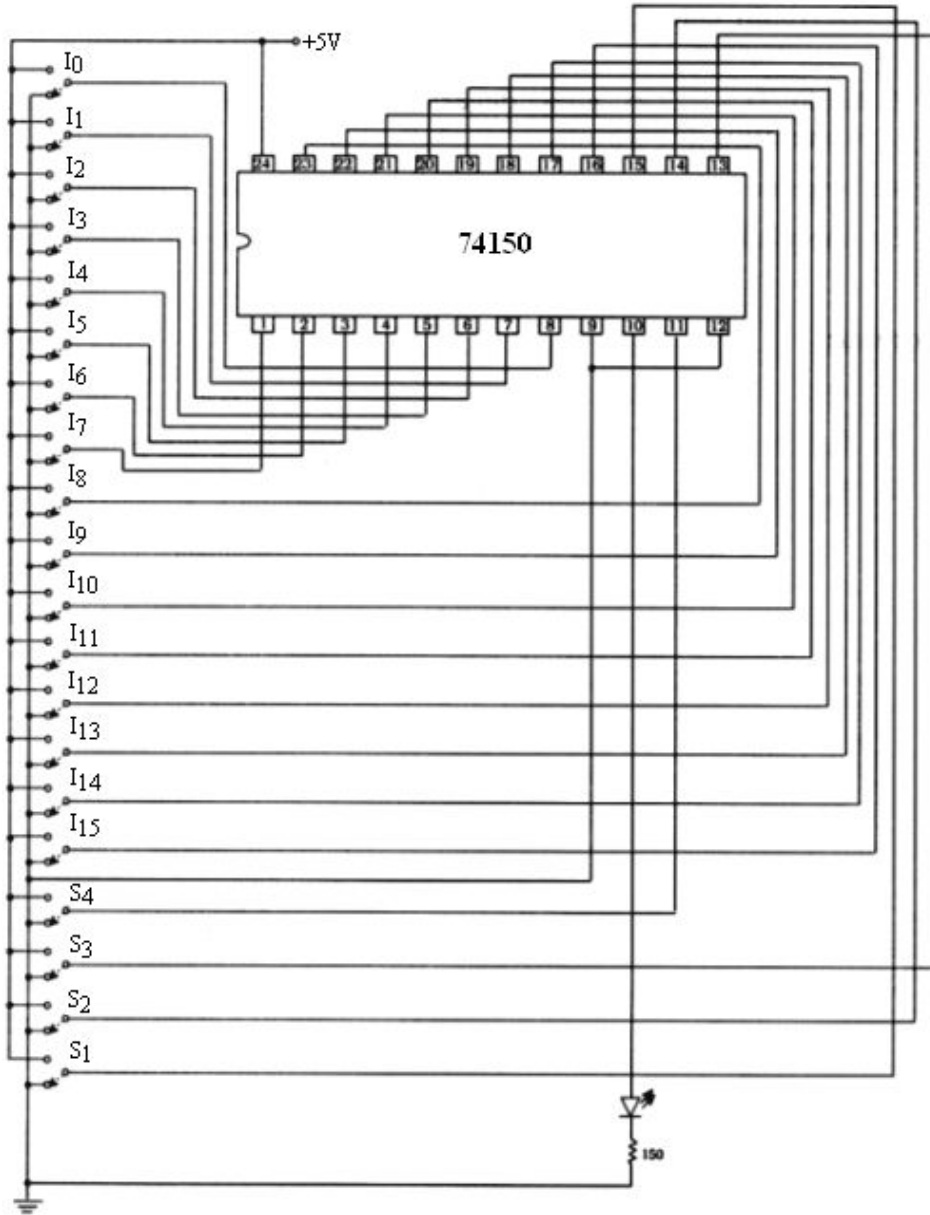
Piyasada 16'dan 1'e çoklama işlemi için tasarlanmış olan 74150 entegresi bulunmaktadır. Şekil 3.9' da görülmektedir.



Şekil 3. 9: 74150 Entegresi (16'dan 1'e çoklayıcı) bacak bağlantısı ve lojik gösterimi

SEÇME				YETKİ	BİLGİ															ÇIKIŞ		
S ₃	S ₂	S ₁	S ₀	E	I ₀	I ₁	I ₂	I ₃	I ₄	I ₅	I ₆	I ₇	I ₈	I ₉	I ₁₀	I ₁₁	I ₁₂	I ₁₃	I ₁₄	I ₁₅	Z(Q)	
X	X	X	X	1	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X	1
0	0	0	0	0	0	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X	1
0	0	0	0	0	1	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X	0
0	0	0	1	0	X	0	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X	1
0	0	0	1	0	X	1	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X	0
0	0	1	0	0	X	X	0	X	X	X	X	X	X	X	X	X	X	X	X	X	X	1
0	0	1	0	0	X	X	1	X	X	X	X	X	X	X	X	X	X	X	X	X	X	0
0	0	1	1	0	X	X	X	0	X	X	X	X	X	X	X	X	X	X	X	X	X	1
0	0	1	1	0	X	X	X	1	X	X	X	X	X	X	X	X	X	X	X	X	X	0
0	1	0	0	0	X	X	X	X	0	X	X	X	X	X	X	X	X	X	X	X	X	1
0	1	0	0	0	X	X	X	X	1	X	X	X	X	X	X	X	X	X	X	X	X	0
0	1	0	1	0	X	X	X	X	X	0	X	X	X	X	X	X	X	X	X	X	X	1
0	1	0	1	0	X	X	X	X	X	1	X	X	X	X	X	X	X	X	X	X	X	0
0	1	1	0	0	X	X	X	X	X	X	0	X	X	X	X	X	X	X	X	X	X	1
0	1	1	0	0	X	X	X	X	X	X	1	X	X	X	X	X	X	X	X	X	X	0
0	1	1	1	0	X	X	X	X	X	X	0	X	X	X	X	X	X	X	X	X	X	1
1	1	1	1	0	X	X	X	X	X	X	1	X	X	X	X	X	X	X	X	X	X	0
1	0	0	0	0	X	X	X	X	X	X	X	0	X	X	X	X	X	X	X	X	X	1
1	0	0	0	0	X	X	X	X	X	X	X	1	X	X	X	X	X	X	X	X	X	0
1	0	0	1	0	X	X	X	X	X	X	X	0	X	X	X	X	X	X	X	X	X	1
1	0	0	1	0	X	X	X	X	X	X	X	1	X	X	X	X	X	X	X	X	X	0
1	0	1	0	0	X	X	X	X	X	X	X	X	0	X	X	X	X	X	X	X	X	1
1	0	1	0	0	X	X	X	X	X	X	X	X	1	X	X	X	X	X	X	X	X	0
1	0	1	1	0	X	X	X	X	X	X	X	X	X	0	X	X	X	X	X	X	X	1
1	0	1	1	0	X	X	X	X	X	X	X	X	X	1	X	X	X	X	X	X	X	0
1	1	0	0	0	X	X	X	X	X	X	X	X	X	X	X	X	0	X	X	X	X	1
1	1	0	0	0	X	X	X	X	X	X	X	X	X	X	X	X	1	X	X	X	X	0
1	1	0	1	0	X	X	X	X	X	X	X	X	X	X	X	X	X	0	X	X	X	1
1	1	0	1	0	X	X	X	X	X	X	X	X	X	X	X	X	X	1	X	X	X	0
1	1	1	0	0	X	X	X	X	X	X	X	X	X	X	X	X	X	X	0	X	X	1
1	1	1	0	0	X	X	X	X	X	X	X	X	X	X	X	X	X	X	1	X	X	0
1	1	1	1	0	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X	0	1
1	1	1	1	0	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X	1	0

Tablo 3.3: 74150 Entegresi doğruluk tablosu

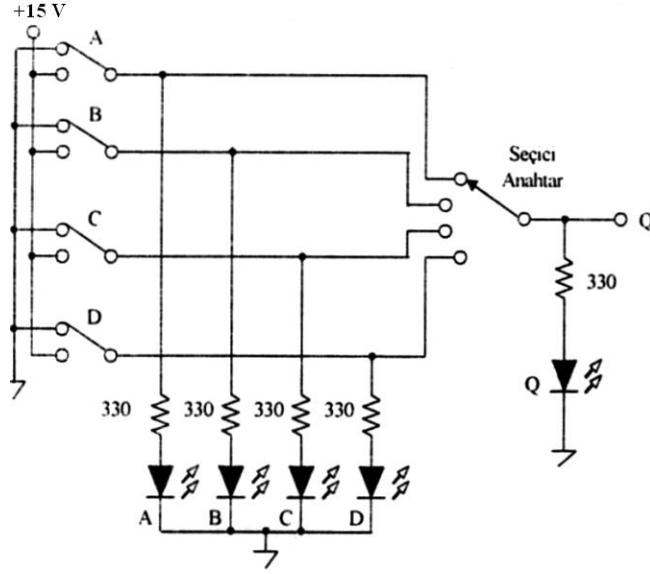


Şekil 3. 10: 74150 Entegresi uygulama devresi

Tablo 3.3'teki 74150 entegresine göre gerçekleştirilmiş doğruluk tablosu görülmektedir. Tablo incelendiğinde 74150 entegresinin yetki (etkinleştirme-enable) ucuna sahip olduğu fark edilecektir. Çalışma için yetki (etkinleştirme-enable) ucuna Lojik 0 verilmesi gerekmektedir. "X" ifadesi, seçilmiş giriş hattı dışında olan giriş bilgilerin önemsiz olduğunu gösterir.

3.5. Zaman Bölüşümlü Çoklayıcı (TDM)

Çoklayıcılar seçilen bilgiyi çıkışa aktaran sistemlerdir. Eğer biz bu seçme işlemi sırayla fakat belli zaman aralıklarıyla çıkışa aktarırsak oluşan sisteme zaman bölüşümlü çoklayıcı denir.



Şekil 3.11: Zaman bölüşümlü çoklayıcı devresi

Şekil 3.11'deki devrede dört konumlu komitator anahtar kullanılmıştır. Anahtarın orta ucu hangi kademedeyse o girişe ait bilgi çıkışa aktarılır. Tablo 3.4'te gözüktüğü gibi. uygulamada bu işlemi otomatik olarak gerçekleştirecek elektronik devreler kullanılmaktadır. Özellikle haberleşme sistemlerinde kullanılmaktadır.

GİRİŞ				ANAHTAR KADEME Sİ
A	B	C	D	
0	0	0	0	A
0	0	0	1	B
0	0	1	0	C
0	0	1	1	D
0	1	0	0	A
0	1	0	1	B
0	1	1	0	C
0	1	1	1	D
1	0	0	0	A
1	0	0	1	B
1	0	1	0	C
1	0	1	1	D
1	1	0	0	A
1	1	0	1	B
1	1	1	0	C
1	1	1	1	D

Tablo 3.4: Zaman bölüşümlü çoklayıcı doğruluk tablosu

UYGULAMA FAALİYETİ

Aşağıda verilen işlem basamaklarını takip ederek Şekil 3.10' daki onaltıdan bire çoklayıcı devresini board üzerinde tasarlayınız.

İşlem Basamakları	Öneriler
➤ Devre için gerekli malzeme listesini hazırlayınız.	➤ Alınacak malzemeler: 1 adet bread board, 1 adet 5V DC güç kaynağı, 1 adet 74150 entegresi, 20 adet iki konumlu anahtar, 1 adet 150 ohm direnç, 1 adet LED
➤ Devreyi board üzerine kurunuz.	➤ 74150 entegresinin yetkilendirme (enable) ucunun lojik 0 olmasına dikkat ediniz. ➤ Entegrenin bacak bağlantılarına dikkat ediniz. ➤ Entegrenin besleme uçlarını bağlamayı unutmayınız.
➤ Anahtarların konumlarını sırasıyla değiştirerek gerekli giriş ve seçme değerlerini sağlayınız.	➤ Anahtarların hem giriş bilgisini hem de seçme bilgisini kontrol ettiğini unutmayınız.
➤ Tablo 3.3 'teki değerleri gözlemleyiniz.	
➤ Deney raporu hazırlayınız.	

ÖLÇME VE DEĞERLENDİRME

Bu faaliyet sonunda kazandıklarınızı aşağıdaki soruları cevaplandırarak ölçünüz.

Aşağıdaki soruları dikkatlice okuyarak doğru seçeneği işaretleyiniz.

1. Çoklayıcılarda bilgi transferinde azaltılan nedir?
A) Giriş hattı sayısı B) Çıkış hattı sayısı
C) Seçme hattı sayısı D) Besleme hattı sayısı
2. Çoklayıcıda 8 giriş varsa kaç çıkış ucu bulunur ?
A) 1 B) 2 C) 3 D) 4
3. Çoklayıcı girişini arttırmak amacıyla birden fazla çoklayıcı kullanabilmek için hangi ucu kullanırız ?
A) Yetki B) Giriş C) Seçme D) Çıkış
4. hexadecimal çoklayıcı entegresi aşağıdakilerden hangisidir?
A) 74150 B) 74151 C) 74153 D) 74155
5. Tek bir hat üzerinden birden fazla bilginin otomatik olarak transfer edildiği devrelere ne ad verilir?
A) Kodlayıcı B) Azaltıcı C) Çoklayıcı D) Zaman Bölüşümlü Çoklayıcı

DEĞERLENDİRME

Cevaplarınızı cevap anahtarıyla karşılaştırınız. Yanlış cevap verdiğiniz ya da cevap verirken tereddüt ettiğiniz sorularla ilgili konuları faaliyete geri dönerek tekrarlayınız. Cevaplarınızın tümü doğru ise bir sonraki öğrenme faaliyetine geçiniz.

ÖĞRENME FAALİYETİ-4

AMAÇ

Azaltıcı devrelerinin tümleşik devreleri tanıyıp, gerektiği zaman ihtiyacına uygun tümleşik devreyi seçip, seçtiğiniz tümleşik devrelerle ilgili uygulamaları yapabileceksiniz.

ARAŞTIRMA

- Piyasada kullanılan çoklayıcı (mux) entegrelerini ve bacak bağlantılarını araştırınız.
- Azaltıcıların kullanım alanlarını araştırınız.

4. AZALTICILAR (DEMULTİPLEXER)

4.1. Azaltıcılar (Demux)

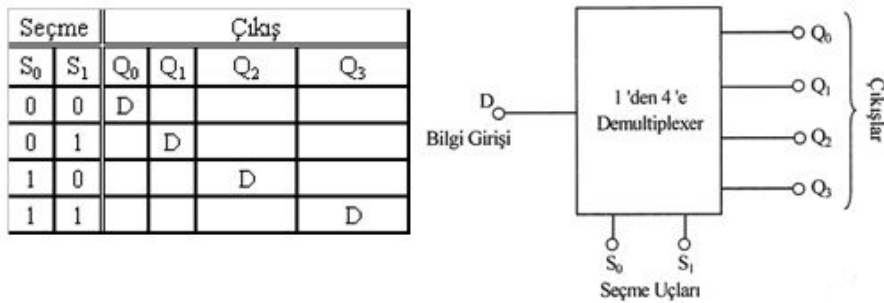
Demultiplex (Azaltıcı) tek bir hattan bilgi alan ve bu bilgiyi olası 2^n sayıda çıkış hattından birisi üzerinden ileten bir devredir. Belli bir çıkış hattının seçimi n adet seçme uçlarının durumları tarafından kontrol edilir.

Diğer bir ifadeyle; girişinde bulunan bilgiyi seçme uçlarına bağlı olarak istenilen çıkışa aktaran devrelere azaltıcı denir.

Piyasada bulunan 74xx139 (1' den 4' e), 74xx138 (1' den 8' e), ve 74xx154 (1' den 16' ya) entegreleri istenilen özelliklere göre tercih edilebilir.

4.2. Birden Dörde Azaltıcı (1*4 - 74139)

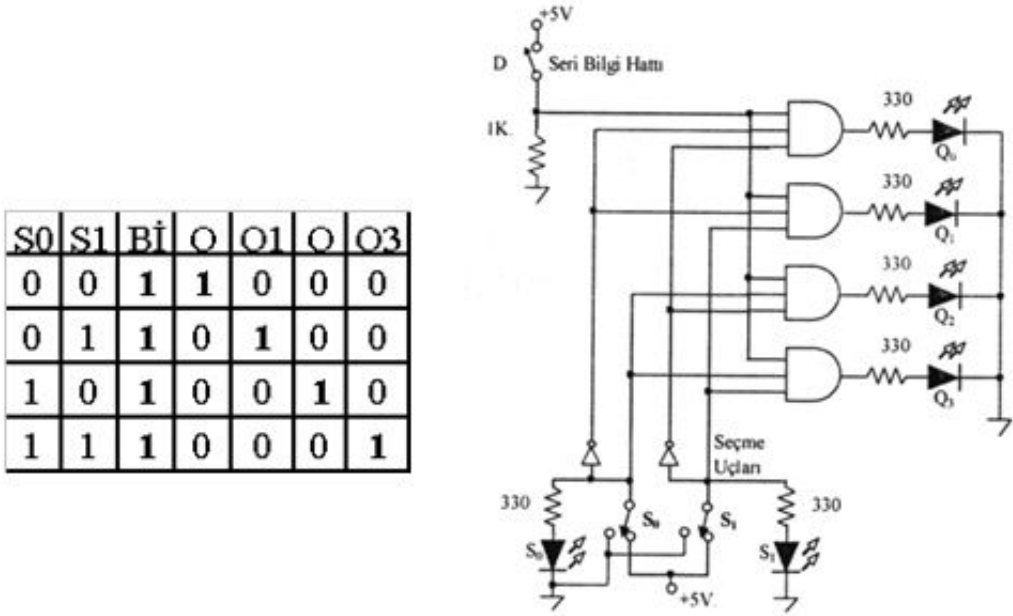
Bu sistemde $4(2^n)$ çıkış $2(n)$ seçme ve 1 bilgi girişi vardır ve 1' den 4' e azaltıcı olarak isimlendirilir.



Şekil 4.1: 1'den 4'e Azaltıcı blok diyagramı ve doğruluk tablosu

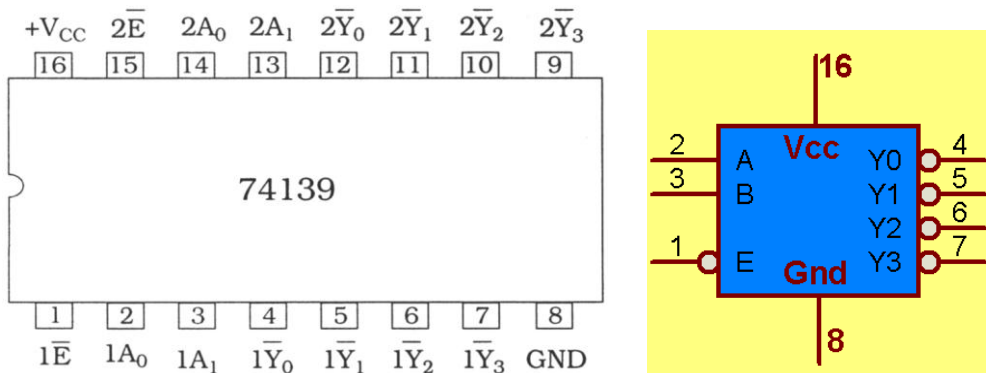
Şekil 4.1'deki doğruluk tablosunu inceleyerek 1'den 4'e azaltıcı devrenin çalışma mantığını kolayca kavrayabiliriz. Burada temel olarak bir seçme işlemi vardır. Bu işlem seçme uçlarıyla gerçekleştirilmektedir. İki adet seçme ucu dört farklı bilgi üretebilmekte bu da dört farklı çıkış ucunu seçebileceğimiz anlamına gelmektedir.

Burada unutulmaması gereken sadece bir çıkışın aktif olması ve aktif olan çıkışta girişteki bilginin gözükmesidir. Bu anda diğer çıkışlardaki lojik bilgiler değersizdir. Bu anlatılanları gerçekleştiren lojik uygulama devresi şekil 4.2'de gösterilmiştir.



Şekil 4.2: 1'den 4'e azaltıcı lojik devresi ve doğruluk tablosu

Piyasalarda bu amaç için üretilen ve içerisinde iki adet 1'den 4'e azaltıcı devresi bulunan 74139 entegresi vardır. Yetki (etkinleştirme-enable) (etkinleştirme –enable) ucunun aynı zaman da bilgi girişi gibi kullanılmasından dolayı devre hem kod çözücü hem de azaltıcı olarak kullanılabilir.

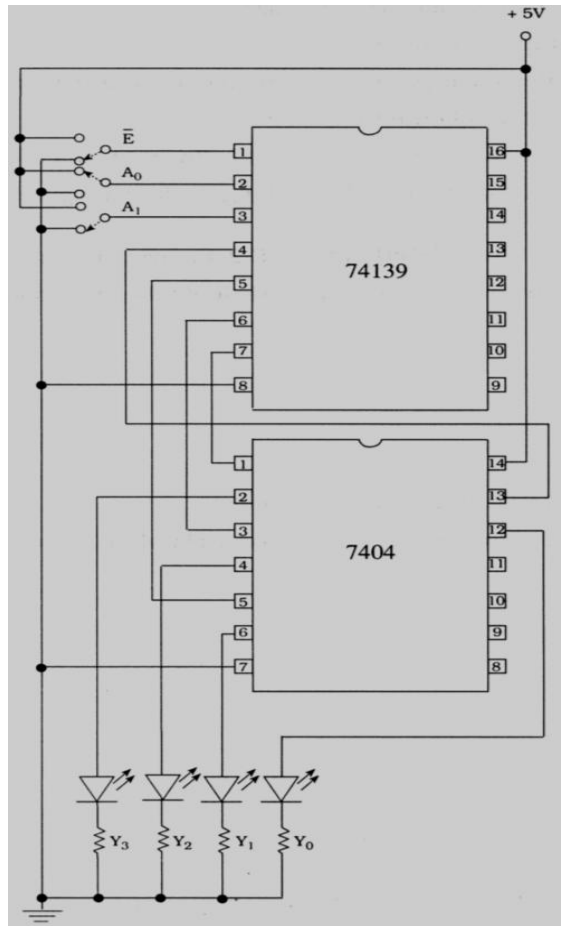


Şekil 4.3: 74139 Entegresi (1'den 4'e azaltıcılar) bacak bağlantıları ve lojik gösterimi

yetki (enable)	GİRİŞ		ÇIKIŞ			
	A ₁	A ₀	Y ₀	Y ₁	Y ₂	Y ₃
1	X	X	1	1	1	1
0	0	0	0	1	1	1
0	0	1	1	0	1	1
0	1	0	1	1	0	1
0	1	1	1	1	1	0

Tablo 4.1: 74139 entegresi (1'den 4'e azaltıcı) doğruluk tablosu

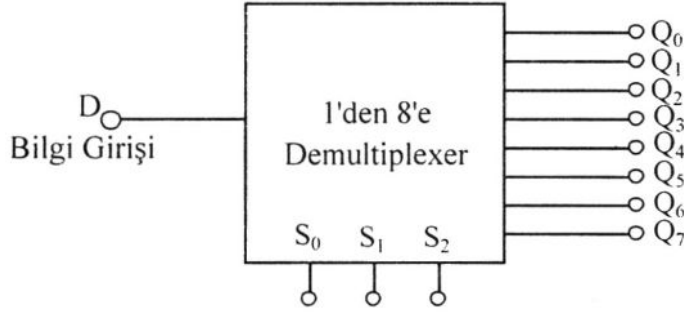
Bu ve bundan sonraki entegreler hakkında ayrıntılı bilgiye internet üzerinden data sheet' ler (bilgi sayfaları) üzerinden ulaşabilirsiniz. Örnek bir uygulama devresi şekil 4.4' te gösterilmiştir.



Şekil 4.4: 74139 Entegresi uygulama devresi

4.3. Birden Sekize Azaltıcı (1*8 - 74138)

Girişindeki bilgiyi seçme uçlarına bağlı olarak 8 (2^3) çıkıştan herhangi birine aktaran devrelere 1'den 8'e azaltıcı denir. Seçme işlemi çıkışlardan sadece birini aktif hâle getirir. Aktif olan çıkışta girişteki bilgi görünür. 8 çıkıştan birini seçmek için 3 seçme ucu gereklidir. Şekil 4.5' teki blok diyagramda 1' den 8' e azaltıcının giriş, seçme ve çıkış uçları gösterilmiştir.

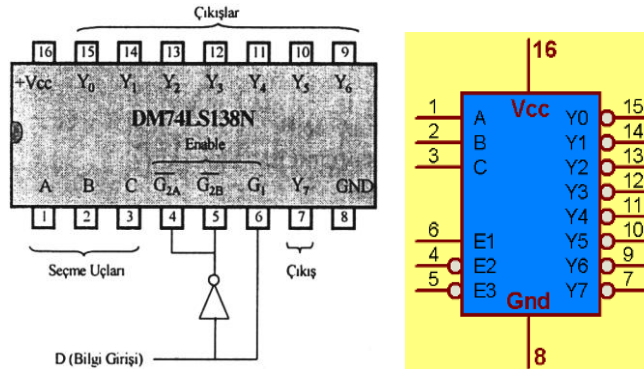


Şekil 4.5: 1'den 8'e azaltıcı blok diyagramı

SEÇME			ÇIKIŞ							
S ₀	S ₁	S ₂	Q ₀	Q ₁	Q ₂	Q ₃	Q ₄	Q ₅	Q ₆	Q ₇
0	0	0	D							
0	0	1		D						
0	1	0			D					
0	1	1				D				
1	0	0					D			
1	0	1						D		
1	1	0							D	
1	1	1								D

Tablo 4.2: 1'den 8'e azaltıcı doğruluk tablosu

Piyasalarda 1'den 8'e azaltıcı olarak 74138 entegresi bulunmaktadır. Bu entegre hem kod çözücü hem de azaltıcı olarak kullanmak mümkündür.

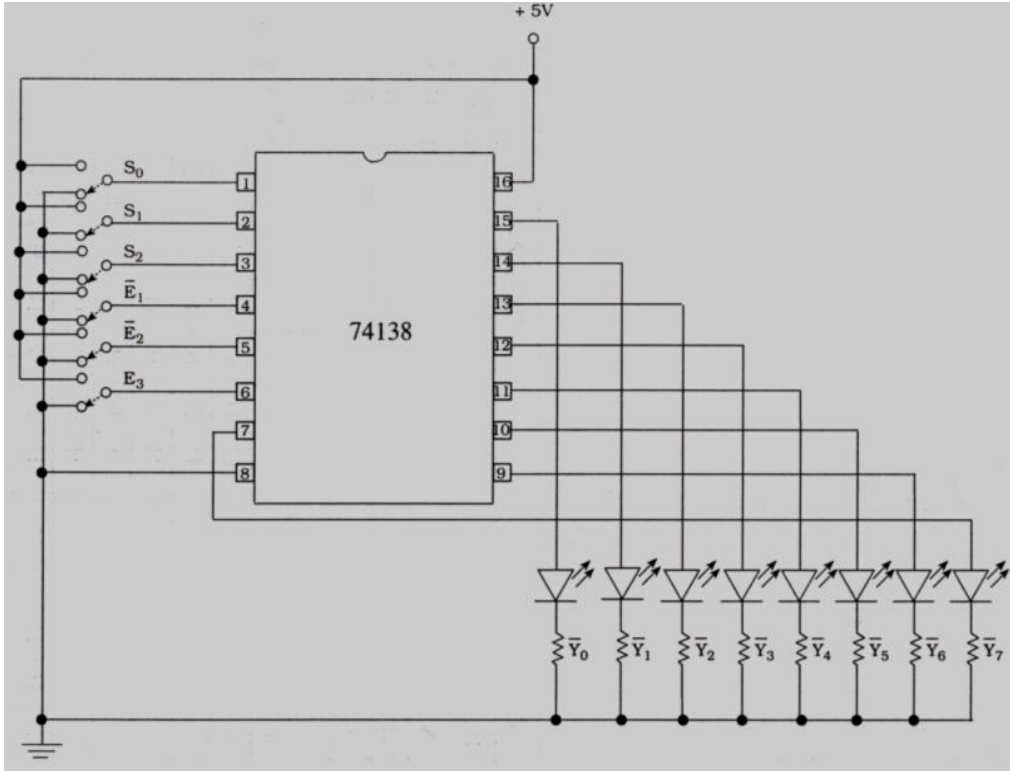


Şekil 4.6: 74138 Entegresi (3'den 8'e azaltıcı) bacak bağlantıları ve lojik gösterimi

Bu entegrenin 3 adet yetki (etkinleştirme-enable) ucunun olması, devre ile çalışma yapılırken dikkat edilmesi gereken bir noktadır. Harici bir data (bilgi) ucuna sahip değildir. Yetki (etkinleştirme-enable) uçlarına tablo 4.3'teki değerler girildiğinde, seçme uçlarına göre aktif çıkışta Lojik 0 bilgisi görülür. Diğer çıkışlarda ise Lojik 1 vardır.

YETKİ		SEÇME UÇLARI			ÇIKIŞ							
E_1	\bar{E}_2, \bar{E}_3	A(S_0)	B(S_1)	C(S_2)	Y_0	Y_1	Y_2	Y_3	Y_4	Y_5	Y_6	Y_7
X	1	X	X	X	1	1	1	1	1	1	1	1
0	X	X	X	X	1	1	1	1	1	1	1	1
1	0	0	0	0	0	1	1	1	1	1	1	1
1	0	0	0	1	1	0	1	1	1	1	1	1
1	0	0	1	0	1	1	0	1	1	1	1	1
1	0	0	1	1	1	1	1	0	1	1	1	1
1	0	1	0	0	1	1	1	1	0	1	1	1
1	0	1	0	1	1	1	1	1	1	0	1	1
1	0	1	1	0	1	1	1	1	1	1	0	1
1	0	1	1	1	1	1	1	1	1	1	1	0

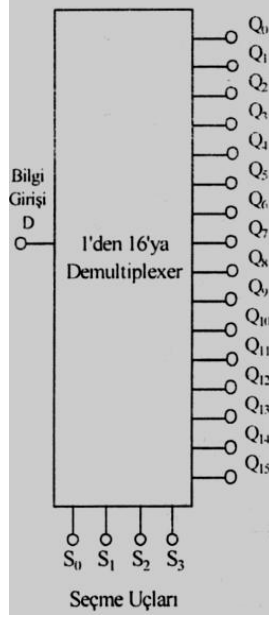
Tablo 4.3: 74138 Entegresi (1'den 8'e azaltıcı) doğruluk tablosu



Şekil 4.7: 74138 Entegreli 1'den 8'e azaltıcı devresi

4.4. Birden On Altıya Azaltıcı (1*16 - 74154)

Dört adet seçme uçlarına bağlı olarak girişinde bulunan bilgiyi on altı çıkıştan birine aktaran devrelere 1'den 16'ya azaltıcı denir. Tek bilgi girişi vardır. Dört adet seçme ucuyla onaltı çıkıştan biri seçilir.



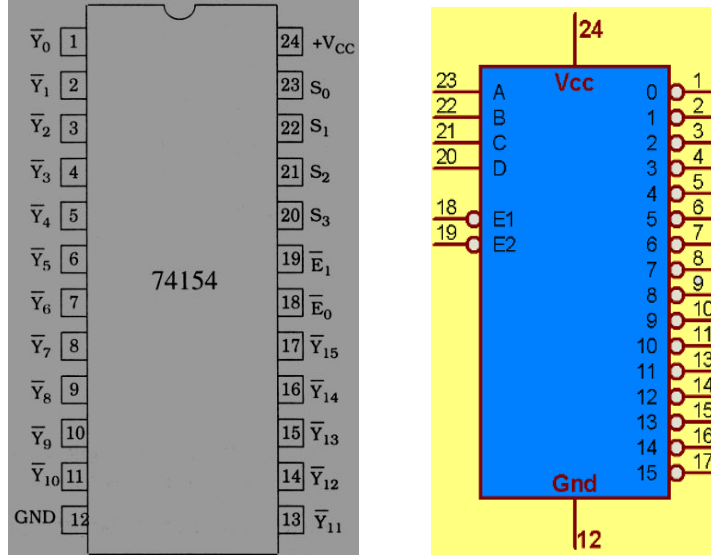
Şekil 4.8: 1'den 16'ya Azaltıcı blok diyagramı

Şekil 4.8'de 1'den 16'ya azaltıcı blok diyagramı görülmektedir. Burada seçilecek çıkışın binary karşılığı seçme uçlarına uygulanır. Uygulanan binary bilgiye göre çıkışlardan sadece bir tanesi aktif olur.

SEÇME				ÇIKIŞ															
S ₀	S ₁	S ₂	S ₃	Q ₀	Q ₁	Q ₂	Q ₃	Q ₄	Q ₅	Q ₆	Q ₇	Q ₈	Q ₉	Q ₁₀	Q ₁₁	Q ₁₂	Q ₁₃	Q ₁₄	Q ₁₅
0	0	0	0	D															
0	0	0	1		D														
0	0	1	0			D													
0	0	1	1				D												
0	1	0	0					D											
0	1	0	1						D										
0	1	1	0							D									
0	1	1	1								D								
1	0	0	0									D							
1	0	0	1										D						
1	0	1	0											D					
1	0	1	1												D				
1	1	0	0													D			
1	1	0	1														D		
1	1	1	0															D	
1	1	1	1																D

Tablo 4.4: 1'den 16'ya Azaltıcı doğruluk tablosu

Blok diyagramı ve doğruluk tablosu gerçekleştirilen azaltıcının lojik devresi oldukça karmaşıktır. 16 adet ve 4 girişli VE kapısı ile gerçekleştirilir. Bunun yerine şekil 4.9’da gösterilen 74154 azaltıcı (ve kod çözücü) entegresi kullanılabilir.

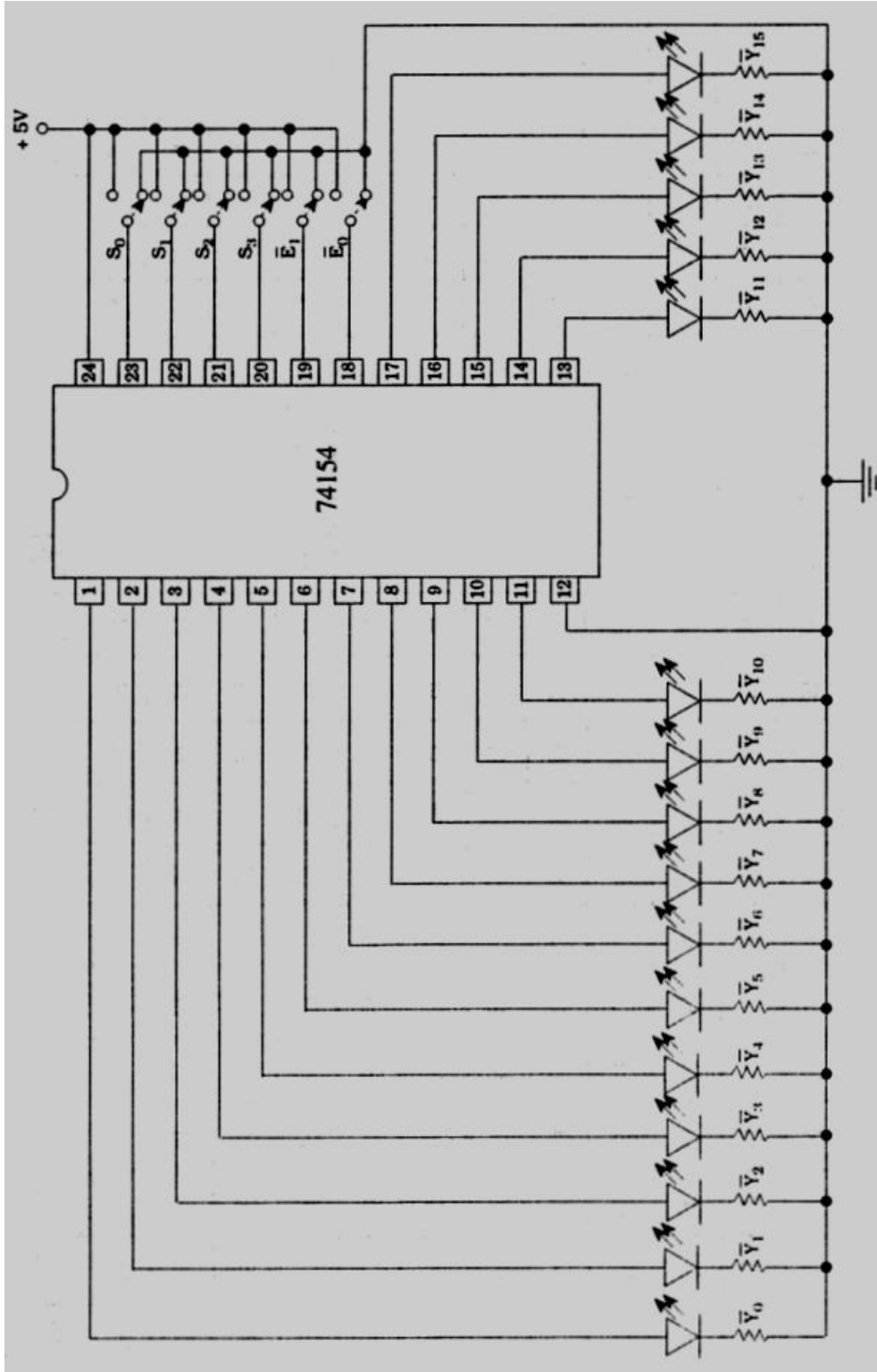


Şekil 4. 9: 74154 Entegresi (4'ten 16'ya azaltıcı) bacak bağlantısı ve lojik gösterimi

74154 entegresi incelendiğinde 2 adet yetki (etkinleştirme-enable) ucuna sahip olduğu görülecektir. Bu entegre devrede de harici bir data giriş ucu yoktur. Yetki (etkinleştirme-enable) uçları bilgi girişi olarak da kullanılmaktadır. Bu nedenle 74154 entegresi hem kod çözücü hem de azaltıcı olarak kullanılabilir. 74154 entegresi ile gerçekleştirilmiş örnek bir devre şekil 4.10’da gösterilmiştir.

YETKİ		SEÇME				ÇIKIŞ																
E ₀	E ₁	S ₃	S ₂	S ₁	S ₀	Y ₀	Y ₁	Y ₂	Y ₃	Y ₄	Y ₅	Y ₆	Y ₇	Y ₈	Y ₉	Y ₁₀	Y ₁₁	Y ₁₂	Y ₁₃	Y ₁₄	Y ₁₅	
0	1	X	X	X	X	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1
1	0	X	X	X	X	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1
1	1	X	X	X	X	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1
0	0	0	0	0	0	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1
0	0	0	0	0	1	1	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1
0	0	0	0	1	0	1	1	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1
0	0	0	1	0	1	1	1	1	1	1	0	1	1	1	1	1	1	1	1	1	1	1
0	0	0	1	1	0	1	1	1	1	1	1	0	1	1	1	1	1	1	1	1	1	1
0	0	0	1	1	1	1	1	1	1	1	1	1	0	1	1	1	1	1	1	1	1	1
0	0	0	1	1	1	1	1	1	1	1	1	1	1	0	1	1	1	1	1	1	1	1
0	0	1	0	0	0	1	1	1	1	1	1	1	1	1	0	1	1	1	1	1	1	1
0	0	1	0	0	1	1	1	1	1	1	1	1	1	1	0	1	1	1	1	1	1	1
0	0	1	0	1	0	1	1	1	1	1	1	1	1	1	1	0	1	1	1	1	1	1
0	0	1	1	0	1	1	1	1	1	1	1	1	1	1	1	1	0	1	1	1	1	1
0	0	1	1	0	0	1	1	1	1	1	1	1	1	1	1	1	1	0	1	1	1	1
0	0	1	1	1	0	1	1	1	1	1	1	1	1	1	1	1	1	1	0	1	1	1
0	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	0	1	1
0	0	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	1	0	1

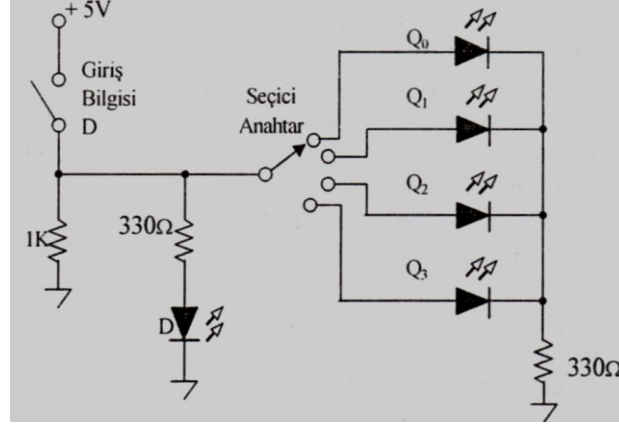
Tablo 4.5: 74154 Entegresi doğruluk tablosu



Şekil 4.10: 74154 Entegreli 1'den 16'ya azaltıcı devresi

4.5. Zaman Bölüşümlü Azaltıcı

Azaltıcı (demultiplekser), tek girişindeki bilgiyi, çok sayıdaki çıkışlardan sadece bir tanesine aktarır. Girişteki bilgi belli zaman aralıklarıyla seçilerek çıkışa sırayla aktarılırsa bir zaman bölüşümlü azaltıcı gerçekleştirilmiş olur.



Şekil 4.11: Zaman bölüşümlü azaltıcı devresi

Şekil 4.11'deki devrede dört kademeli bir komütatör anahtar kullanılmıştır. Anahtarın ucu hangi çıkışa getirilirse girişteki bilgi komütatörün orta ucu üzerinden seçilen çıkışa aktarılır. Bu işlem belirli zaman aralıklarıyla taranırsa girişteki seri bilgi çıkışa paralel olarak aktarılır.

GİRİŞ BİLGİSİ	ANAHTAR KADEMESİ	ÇIKIŞ			
		Q ₀	Q ₁	Q ₂	Q ₃
0	Q ₀	0	0	0	0
1	Q ₁	0	1	0	0
0	Q ₂	0	0	0	0
1	Q ₃	0	0	0	1
0	Q ₀	0	0	0	0
0	Q ₁	0	0	0	0
1	Q ₂	0	0	1	0
1	Q ₃	0	0	0	1
0	Q ₀	0	0	0	0
0	Q ₁	0	0	0	0
0	Q ₂	0	0	0	0
0	Q ₃	0	0	0	0
1	Q ₀	1	0	0	0
1	Q ₁	0	1	0	0
1	Q ₂	0	0	1	0
1	Q ₃	0	0	0	1

Tablo 4.6: Zaman bölüşümlü çoğaltıcı doğruluk tablosu

Uygulamada bu işlemi otomatik olarak gerçekleştirecek elektronik devreler kullanılmaktadır. Zaman bölüşümlü çoklama ile birlikte haberleşme sistemlerinde tercih edilmektedir.

UYGULAMA FAALİYETİ

Aşağıda verilen işlem basamaklarını takip ederek Şekil 4.10' daki birden onaltıya azaltıcı devresini board üzerinde tasarlayınız.

İşlem Basamakları	Öneriler
➤ Devre için gerekli malzeme listesini hazırlayınız.	➤ Alınacak malzemeler: 1 adet bread board, 1 adet 5V DC güç kaynağı, 1 adet 74154 entegresi, 6 adet lojik anahtar, 16 adet 150 ohm direnç, 16 adet LED
➤ Devreyi board üzerine kurunuz.	➤ 74150 entegresinin yetkilendirme uçlarının değerlerine dikkat ediniz. ➤ Entegrenin bacak bağlantılarına dikkat ediniz. ➤ Entegrenin besleme uçlarını bağlamayı unutmayınız.
➤ Anahtarların konumlarını sırasıyla değiştirerek gerekli giriş (yetki) ve seçme değerlerini sağlayınız.	➤ Anahtarların hem giriş bilgisini hem de seçme bilgisini kontrol ettiğini unutmayınız.
➤ Tablo 4.5 'teki değerleri gözlemleyiniz.	
➤ Deney raporu hazırlayınız.	

ÖLÇME VE DEĞERLENDİRME

Bu faaliyet sonunda kazandıklarınızı aşağıdaki soruları cevaplandırarak ölçünüz.

Aşağıdaki soruları dikkatlice okuyarak doğru seçeneği işaretleyiniz.

1. Azaltıcıları hangi sistemlerde kullanabilir?
A) Haberleşme B) Kodlayıcı C) Kod çevirici D) Kod çözücü
2. Çoklayıcıda 8 çıkış varsa kaç seçme ucu bulunur ?
A) 1 B) 2 C) 3 D) 4
3. Azaltıcılar hangi birleşik devrelere benzetebiliriz?
A) Kod Çözücü B) Kodlayıcı C) Çoklayıcı D) Kod çevirici
4. Azaltı entegrelerin çıkışları nasıl bir özelliğe sahiptir?
A) Lojik-0 B) Aktif 0 C) Aktif 1 D) Lojik-1
5. Azaltıcı olarak kullanılan entegrelerde data hattı olarak hangi uçları kullanırsınız?
A) Seçme B) Giriş C) Besleme D) Yetki

DEĞERLENDİRME

Cevaplarınızı cevap anahtarıyla karşılaştırınız. Yanlış cevap verdiğiniz ya da cevap verirken tereddüt ettiğiniz sorularla ilgili konuları faaliyete geri dönerek tekrarlayınız. Cevaplarınızın tümü doğru ise “Modül Değerlendirme”ye geçiniz.

MODÜL DEĞERLENDİRME

Bu faaliyet sonunda kazandıklarınızı aşağıdaki soruları cevaplandırarak ölçünüz.

Aşağıdaki soruları dikkatlice okuyarak doğru seçeneği işaretleyiniz.

1. Binary kodu varken neden BCD kod tercih edilir?
A) Her sayı için dört bitin yeterli olması
B) Çevirmenin Kolaylığı
C) Karmaşık olmaması
D) Hepsi
2. Giriş bilgisindeki değişimin hemen çıkışa yansıdığı devrelere ne ad verilir?
A) Bileşimsel
B) Kodlayıcı
C) Kod çözücü
D) Kod çevirici
3. Sınav cevap anahtarını otomatik olarak okuyacak bir sistem tasarlamak istersek. Hatanın en az olması için hangi kodlama sistemi kullanılır?
A) BCD
B) GRAY
C) +3
D) BCO
4. Belirli bir koda çıkış veren herhangi bir devrenin çıkış kodunu istenilen bir koda çeviren devrelere ne ad verilir?
A) Kodlayıcı
B) Kod çözücü
C) Kod çevirici
D) Azaltıcı
5. 74184 ve 74185 entegreleri arka arkaya bağlarsak nasıl bir kod çevirme işlemi gerçekleştirilir?
A) BCD-BINARY-BCD
B) BINARY-BCD-BINARY
C) BCD-BCO-BCD
D) BCD-BCH-BCD
6. 7 segment display'e bağlanan decoder hangi koddan 7 segment koduna çevirim yapar?
A) BINARY
B) BCO
C) BCD
D) BCH
7. Lojik prob hangi temel ölçüm cihazının yetersizliği nedeniyle tercih edilir?
A) Barometre
B) Avometre
C) Kontrol kalemi
D) LCR metre
8. Hangi öncelik kodlayıcısı tuş takımı (10 tuşlu) kodlayıcısında kullanılır ?
A) 7447
B) 74148
C) 7448
D) 74147
9. Öncelik kodlayıcılarında hangi değer nerede olmalıdır?
A) Lojik 0, en altta
B) Lojik 0, en sağda
C) Lojik 1, en üstte
D) Lojik 1, en solda

10. İkili kodlanmış bilgileri daha anlaşılır hâle getiren devreler hangileridir?
A) Kodlayıcı B) Azaltıcı
C) Çoğaltıcı D) Kod çözücü
11. Herhangi bir kod çözücü sistemde 5 giriş varsa kaç çıkışa ihtiyaç duyulur ?
A) 10 B) 16 C) 32 D) 25

DEĞERLENDİRME

Cevaplarınızı cevap anahtarıyla karşılaştırınız. Yanlış cevap verdiğiniz ya da cevap verirken tereddüt ettiğiniz sorularla ilgili konuları faaliyete geri dönerek tekrarlayınız. Cevaplarınızın tümü doğru ise bir sonraki modüle geçmek için öğretmeninize başvurunuz.

CEVAP ANAHTARLARI

ÖĞRENME FAALİYETİ 1'İN CEVAP ANAHTARI

1	D
2	B
3	A
4	C
5	C
6	B
7	D
8	C
9	D
10	D
11	A
12	C
13	A
14	D
15	B
16	B
17	A
18	B
19	C
20	C
21	C
22	B
23	B
24	C

ÖĞRENME FAALİYETİ 2'NİN CEVAP ANAHTARI

1	A
2	C
3	B
4	C
5	D
6	A
7	C
8	B
9	D
10	B

ÖĞRENME FAALİYETİ 3'ÜN CEVAP ANAHTARI

1	B
2	C
3	A
4	A
5	D

ÖĞRENME FAALİYETİ 4'ÜN CEVAP ANAHTARI

1	A
2	C
3	A
4	B
5	D

MODÜL DEĞERLENDİRMENİN CEVAP ANAHTARI

1	D
2	A
3	B
4	C
5	A
6	C
7	B
8	D
9	B
10	D
11	C

KAYNAKÇA

- BEREKET Metin, Engin TEKİN, **Dijital Elektronik**, Mavi Kitaplar, İzmir, 2005.
- BEREKET Metin, Engin TEKİN, **Atelye ve Laboratuvar2**, Mavi Kitaplar, İzmir, 2005.
- EKİZ Doç. Dr Hüseyin, **Sayısal Elektronik**, 2001.
- YAĞIMLI Mustafa, Feyzi AKAR, **Dijital Elektronik Deneyleri ve Projeleri**, 1998.
- YAĞIMLI Mustafa, Feyzi AKAR, **Dijital Elektronik**, Beta Basım, İstanbul, 1999.
- YARCI Kemal, **Dijital Elektronik**, Yüce Yayınları, İstanbul, 1998.